



基于分数阶广义积分器的电网同步技术

摘要

前置滤波结构的锁相环(PLL)是研究电网同步技术的强有力工具.但二阶广义积分器型PLL、复数滤波器型PLL等常用PLL的动态性能因前级结构的截止频率偏低而受到制约.为此,本文提出一种基于分数阶广义积分器的三相PLL技术.该PLL的前级滤波结构由分数阶积分器构成,能够生成两个相位差为 45° 的斜交信号,经过相关线性运算,可从该斜交信号中提取出电网电压的正负序分量.结合后级的同步旋转坐标系PLL,建立整个PLL系统的数学模型,并利用三阶最佳设计法对系统进行了校正,确定相关控制参数.研究发现,分数阶广义积分器的截止频率明显高于二阶广义积分器,有利于改善PLL系统的动态品质.仿真和实验结果表明,相比多重二阶广义积分器型PLL,所提PLL的动态性能更佳.

关键词

锁相环;动态性能;分数阶;广义积分器

中图分类号 TM464

文献标志码 A

收稿日期 2021-10-14

资助项目 江苏省高等学校自然科学研究项目(19KJB460028);国家自然科学基金(61573193);江苏省高等学校优秀科技创新团队项目(2019SJK07);江苏信息职业技术学院2020年重点科研课题(JSITKY202008);2022年度江苏高校“青蓝工程”

作者简介

何宇,男,硕士,讲师,研究方向为电力电子功率变换与控制、新能源发电技术.galuohua@163.com

0 引言

20世纪中后期以来,在能源短缺、环境污染和生态破坏等因素的主导和推动下,为适应能源发展战略,将多样性、复杂性和间歇性的可再生能源发电安全、有效地并入公共电网是一项极富活力又具有挑战性的课题^[1-2].作为以电力电子技术为基础的新一代功率变换设备,并网逆变器承担着将新型绿色能源发出的电能输送至电网的任务^[3].在逆变器的并网控制中,电网同步技术是整个并网发电系统的基石,已成为系统并网运行的关键技术之一^[4].

锁相环(Phase Locked Loop, PLL)是研究电网同步技术的基本工具,其提供的电网相位能够调整电网电压和并网电流之间的相位差,从而保障并网逆变器的可靠运行^[5];PLL提取的电网频率、幅值在公共电网停止供电后可作为孤岛检测^[6-7]的判断依据;PLL分离出的电网基波正、负序分量(Fundamental Positive- and Negative-Sequence Components, FPSC/FNSC)在电网电压发生跌落时,通过相应控制用来实现逆变器的低电压穿越功能^[8].可见,PLL设计的优劣直接影响逆变器的并网质量.因此,基于并网逆变器的PLL技术值得深入研究.

在并网逆变器的发电系统中,基于同步旋转坐标系(Synchronous Rotating Frame, SRF)的PLL是基本的电网同步技术^[9],在理想电网中具有十分突出的锁相能力,但在畸变不平衡的电网环境下无法准确捕获到电网FPSC的相位^[10].为能提取出纯净的FPSC,通常在SRF-PLL之前配置一个预滤波器(Pre-Filter, Pre-F),如此构成的PLL称之为前置滤波器型锁相环^[11].常见的Pre-F-PLL有解耦双同步旋转坐标系型PLL^[12-13]、自适应陷波器型PLL^[14-15]、复数滤波器型PLL^[16-18]和二阶广义积分器(Second-Order Generalized Integrator, SOGI)型PLL^[19-24]等.文献[11-12]经论证指出,这些Pre-F-PLL关于相位的数学模型是一致的;文献[25]通过对比实验表明,这些Pre-F-PLL在控制性能上的表现基本无异.在Pre-F-PLL中,SOGI-PLL因其控制原理简单明了、控制算法易于实现和控制效果稳定可靠等优点被广泛采用,故本文以SOGI-PLL为载体对电网同步技术展开探讨.

目前对SOGI-PLL的研究主要致力于提高系统的控制性能.文献[19]在SOGI-PLL中引入了“慢频率适配器”,并用信号流图的方法论证了该算法可以加快系统的响应速度.文献[20]将两个SOGI模块串联在一起,构造出二重SOGI的正交信号发生器(实质上是一个四阶

1 江苏信息职业技术学院 智能工程学院,无锡,214153

2 南京信息工程大学 自动化学院,南京,210044

线性系统),认为基于此信号模块的PLL具备更强的抗干扰能力.文献[21]采用多个谐波消除模块级联的结构预先滤除电网中的各次谐波,提高了SOGI-PLL对谐波的抑制能力.然而,这些文献在对SOGI-PLL分析时,并未将前级SOGI模块和后级SRF-PLL结合起来研究,忽略了两者的影响,未能完整、全面地诠释出系统的控制性能.文献[22]在SOGI-PLL结构中加入了补偿环节,提出了固定频率的SOGI(Frequency-Fixed SOGI, FFSOGI)技术,即不再需要频率反馈环,从而可以提高系统的动态性能.但文献[23]指出,FFSOGI-PLL在非理想电网环境中无法精确提取出电网幅值.文献[24]利用共形映射法将SOGI拟合成一个分数阶系统,当电网频率发生波动时,改变引入的补偿参数,可使SOGI的阶数在2附近做自适应调整,解决了FFSOGI无法准确估计电网幅值的不足,但该算法中存在指数、对数、开方和反正切等运算,给数字控制器增加了大量运算负担.

为提高PLL系统的动态性能,本文提出一种基于分数阶广义积分器(Fractional-Order Generalized Integrator, FOGI)的PLL技术.所设计的前级FOGI模块的截止频率在相同性能指标下相比SOGI有了显著提高.为保证分析的全面性和准确性,将前级FOGI结构和后级SRF-PLL结合起来研究,同时保留了从后级到前级的频率反馈环.经三阶最佳设计法校正后,FOGI-PLL的动态指标明显优于SOGI-PLL.最后的仿真和实验结果表明,FOGI-PLL在数字实现时无需复杂的数学运算,且表现出比SOGI-PLL更好的动态行为.

1 三相 SOGI-PLL 的性能分析

这里以三相 SOGI-PLL 为载体进行分析与研究,该 PLL 的系统结构框图^[12]如图 1 所示.

图 1 中: u_{abc} 为三相电网电压的瞬时值; $u_{\alpha\beta}$ 为 u_{abc} 的 $\alpha\beta$ 轴分量; $\hat{u}_{\alpha\beta}$ 和 $q\hat{u}_{\alpha\beta}$ 为 SOGI 输出的一对正交信号,其中 $\hat{u}_{\alpha\beta}$ 与 $u_{\alpha\beta}$ 同幅同相, $q\hat{u}_{\alpha\beta}$ 与 $u_{\alpha\beta}$ 同幅正交(q 表示滞后 90° 的移相因子); \hat{u}_{dq}^+ , \hat{u}_{dq}^- 分别为分离出的电网 FPSC 和 FNSC; \hat{u}_{dq}^+ 为 $\hat{u}_{\alpha\beta}^+$ 的 dq 轴分量; $\hat{\omega}_g$, $\hat{\theta}_g$ 分别为提取出的电网角频率和相位; ω_g^* 为电网的理想角频率,其值为 100π rad/s; k_0 为 SOGI 模块的阻尼系数.

容易求得 SOGI 模块中输入 $u_{\alpha\beta}$ 到输出 $\hat{u}_{\alpha\beta}$, $q\hat{u}_{\alpha\beta}$ 的传递函数 $D_0(s)$ 和 $Q_0(s)$ 为

$$\begin{bmatrix} D_0(s) \\ Q_0(s) \end{bmatrix} = \frac{k_0 \hat{\omega}_g}{s^2 + k_0 \hat{\omega}_g s + \hat{\omega}_g^2} \begin{bmatrix} s \\ \hat{\omega}_g \end{bmatrix}. \quad (1)$$

对照二阶线性系统的标准型,可得:

$$\begin{cases} 2\zeta \omega_n = k_0 \hat{\omega}_g, \\ \omega_n^2 = \hat{\omega}_g^2, \end{cases} \quad (2)$$

式中: ζ , ω_n 分别为系统的阻尼比和自然角频率.

将式(2)中的 ω_n 消去,得:

$$k_0 = 2\zeta. \quad (3)$$

为使 SOGI 获得最佳的控制性能,通常取 ζ 为最佳阻尼比 $\sqrt{2}/2$, 故 k_0 一般选为 $\sqrt{2}$ ^[19-20].

文献[25-26]通过推导得出整个 PLL 系统关于基波正序相位的等效开环传递函数 $G_0(s)$ 为

$$G_0(s) = \frac{\omega_p \hat{U}_m^+ (K_p s + K_i)}{s^2 (s + \omega_p)}, \quad (4)$$

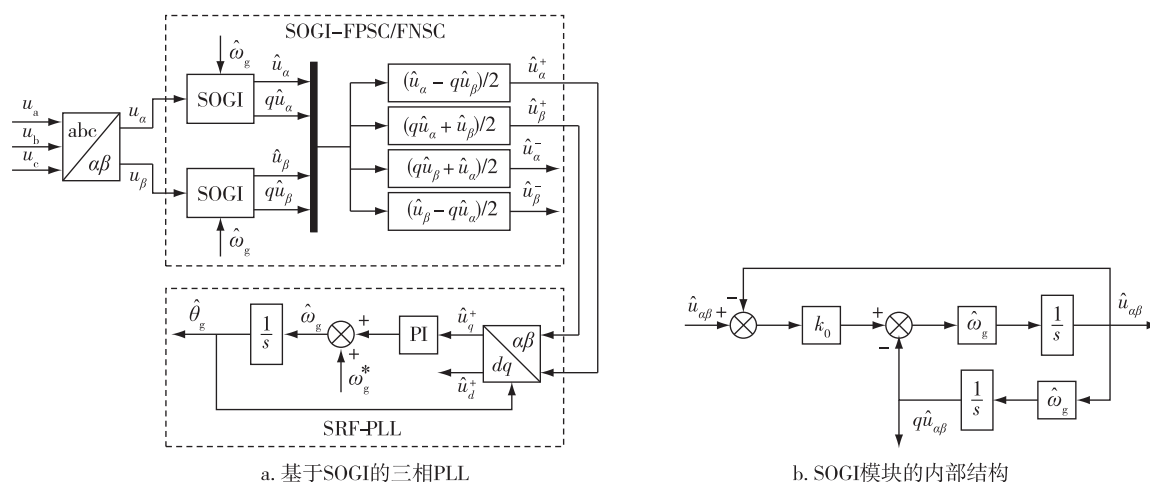


图 1 三相 SOGI-PLL 的结构框图^[12]

Fig. 1 Block diagram of three-phase SOGI-PLL^[12]

式中: \hat{U}_m^+ 为 $\hat{u}_{\omega_g}^+$ 的幅值; K_p, K_i 分别为 PI 控制器的比例项和积分项系数; ω_p 为前级 SOGI-FPSC/FNSC 模块关于基波正序相位的截止角频率, 其与 k_0 和 ω_g 的关系如式(5)所示:

$$\omega_p = (k_0 \omega_g) / 2. \quad (5)$$

根据三阶最佳设计法^[25-27], 可得 $G_0(s)$ 的系统相角裕度 γ 为

$$\gamma = \arcsin \frac{\omega_p^2 - \omega_c^2}{\omega_p^2 + \omega_c^2}, \quad (6)$$

式中: ω_c 为系统的开环截止角频率.

由式(5)和式(6)画出 γ 随 ω_c 变化的曲线如图2所示(取 $k_0 = \sqrt{2}, \omega_g = 100\pi$ rad/s).

经典控制理论^[27]指出:若期望某控制系统展现出一个优异的动态响应过程,要将其相角裕度设定在 $45^\circ \sim 70^\circ$. 相角裕度超过 70° , 系统的稳定程度过好, 动态收敛速度会变得十分缓慢; 相角裕度低于 45° , 系统的稳定性会变差, 且对参数的变化较为敏感. 由图2可知, 要使 γ 处于 $45^\circ \sim 70^\circ$, ω_c 的取值范围为 $39.17 \sim 92.02$ rad/s.

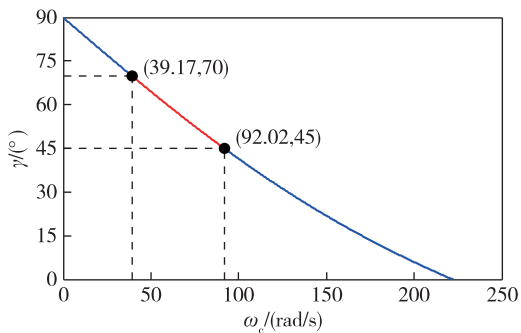


图2 ω_c 变化时 $G_0(s)$ 的相角裕度

Fig. 2 Phase margin of $G_0(s)$ with various ω_c .

为能具体分析 SOGI-PLL 的动态性能, 利用 Matlab/Simulink 仿真得出了 ω_c 分别为 39.17、55、75 和 92.02 rad/s 时 SOGI-PLL 在电网频率突变 +5 Hz 下捕获频率的动态响应曲线(如图3所示).

图3中 \hat{f}_g 表示 PLL 提取的电网频率.

根据图2和图3, 表1列出了 SOGI-PLL 在不同 ω_c 时的动态指标值.

表1中: t_s 为调节时间; σ 为超调量.

由表1可以看到: 开环截止频率越高, SOGI-PLL 的调节时间越短, 系统的响应速度加快; 而系统的相角裕度在降低, 其超调量会变大. 由于 PLL 的响应速度和超调量对逆变器的电压、电流控制都存在一定影响^[28-29], 故在设计 PLL 时要朝着“速度快、超调

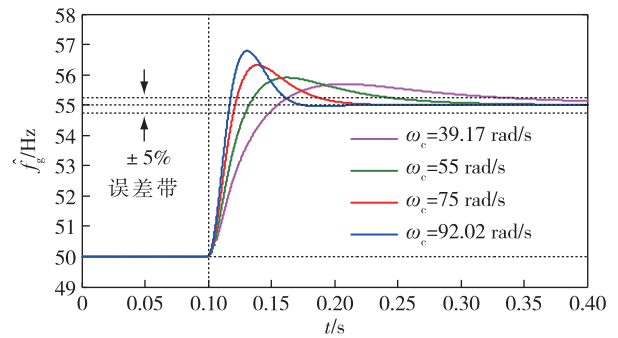


图3 SOGI-PLL 在不同 ω_c 时的频率响应曲线

Fig. 3 Frequency response curves of SOGI-PLL with different ω_c .

表1 SOGI-PLL 在不同 ω_c 时的动态指标值

Table 1 The dynamic indexes of SOGI-PLL with different ω_c

ω_c / (rad/s)	γ / ($^\circ$)	t_s / ms	σ / %
39.17	70.0	232.5	13.84
55.00	62.2	142.8	18.09
75.00	52.7	87.2	26.38
92.02	45.0	61.2	35.72

低”的方向去优化.

如表1所示, SOGI-PLL 在系统相角裕度为 $45^\circ \sim 70^\circ$ 时的最小调节时间为 61.2 ms, 而相关文献^[19, 25-26]通过相应设计后同样在电网频率突变 +5 Hz 条件下的调节时间却能处于 $40 \sim 50$ ms. 事实上, 这些文献都是以牺牲其他控制性能来换取快速的瞬态响应. 如文献[19]将开环截止频率设置为 30 Hz (即 $\omega_c = 188.5$ rad/s, 相角裕度远低于 45°), 而实验得出的频率超调量高达 60%, 远高于经典控制理论对高阶系统超调量的建议范围 $18\% \sim 32\%$ ^[27]; 文献[25-26]通过调节阻尼系数 k_0 对参数 ω_p 做了修改, 拓宽了 ω_c 的可选范围, 使得 PLL 在较大的 ω_c 下仍能取得一个合适的相角裕度, 但 k_0 的改变直接影响了前级系统的阻尼比——如文献[25]的 ω_p 设置为 332 rad/s, 对应的阻尼比为 1.06, 高于经典控制理论对阻尼比的推荐范围 $0.4 \sim 0.8$ ^[27], 降低了前级滤波结构的控制性能. 综上所述, 如何在不降低整个 PLL 系统的相角裕度且不影响前级性能的前提下具备一个快速的动态响应值得深入研究.

由式(3)、式(5)和式(6)可知, 若要保障前级性能, 标准型 SOGI-PLL 难以增大 ω_p , 从而无法在满意的相角裕度下拥有较高的 ω_c . 因此, 有必要对前级的 SOGI-FPSC/FNSC 结构做出改进.

2 基于 FOGI 的三相 PLL

为改善动态性能, 本文提出基于分数阶广义积

分器 (Fractional-Order Generalized Integrator, FOGI) 的三相 PLL,其控制结构如图 4 所示.

图 4 中: $q_{0.5}\hat{u}_{\alpha\beta}$ 表示滞后输入信号 $u_{\alpha\beta}45^\circ$ 的输出信号; k 为 FOGI 模块的阻尼系数.

由图 4 可见,提出的 FOGI-PLL 分为前后两级:前级由 FOGI 模块和 FPSC/FNSC 模块组成;后级为 SRF-PLL.前级的两个 FOGI 模块均可生成一对相位差为 45° 的斜交信号,这四个信号经 FPSC/FNSC 模块的线性运算后能够得到电网的 FPSC 和 FNSC,其中 FPSC 的频率、相位等信息可被后级的 SRF-PLL 精确提取出来.

SOGI 使用两个一阶积分器来构造结构,而所提 FOGI 采用的是两个半阶的分数阶积分器.分数阶控制 (Fractional-Order Control, FOC) 是当前比较热门的前沿控制技术,作为整数阶控制的推广,能更全面、更准确地描述控制系统^[30],已在工业机器人^[31]、电力电子^[32]、电力系统^[33]和图像处理^[34]等领域得到了成功应用.因此,将 FOC 融入到 PLL 中势必会获得一个更好的控制效果.

2.1 FOGI-FPSC/FNSC 模块的特性分析

由图 4b 可求得 FOGI 模块中输入 $u_{\alpha\beta}$ 到输出 $\hat{u}_{\alpha\beta}, q_{0.5}\hat{u}_{\alpha\beta}$ 的传递函数 $D(s)$ 和 $Q_{0.5}(s)$ 为

$$\begin{bmatrix} D(s) \\ Q_{0.5}(s) \end{bmatrix} = \frac{\sqrt{2\hat{\omega}_g}(1+\sqrt{k})}{s + \sqrt{2k\hat{\omega}_g}s^{0.5} + \hat{\omega}_g} \begin{bmatrix} s^{0.5} \\ \sqrt{\hat{\omega}_g} \end{bmatrix}. \quad (7)$$

根据式(7),该模块对应的系统特征方程为

$$s + \sqrt{2k\hat{\omega}_g}s^{0.5} + \hat{\omega}_g = 0. \quad (8)$$

解得特征根为

$$s_{1,2} = -(1-k)\hat{\omega}_g \pm j\hat{\omega}_g\sqrt{k(2-k)}. \quad (9)$$

按照特征根标准型 $s_{1,2} = -\zeta\omega_n \pm j\omega_n\sqrt{1-\zeta^2}$ 进行整定,得:

$$\begin{cases} -(1-k)\hat{\omega}_g = -\zeta\omega_n, \\ \hat{\omega}_g\sqrt{k(2-k)} = \omega_n\sqrt{1-\zeta^2}, \end{cases} \quad (10)$$

消去式(10)中的 ω_n ,得:

$$k = 1 - \zeta. \quad (11)$$

与 SOGI 类似,仍取 ζ 为最佳阻尼比 $\sqrt{2}/2$,则 k 的值为 $1 - \sqrt{2}/2$.

根据式(7),绘出 $D(s)$ 和 $Q_{0.5}(s)$ 的 Bode 图如图 5 所示($\hat{\omega}_g = 100\pi$ rad/s, $k = 1 - \sqrt{2}/2$).

由图 5 可知, $D(s)$ 和 $Q_{0.5}(s)$ 在 $\hat{\omega}_g$ 处的幅值增益都为 1,而相角偏移分别为 0° 和 45° .因此,FOGI 模块可实现:1) 输入 $u_{\alpha\beta}$ 到输出 $\hat{u}_{\alpha\beta}$ 的同幅同相传递; 2) 输入 $u_{\alpha\beta}$ 到输出 $q_{0.5}\hat{u}_{\alpha\beta}$ 的同幅滞后 45° 传递.

假设电网电压 $u_{\alpha\beta}$ 的表达式(为不使后续推导复杂化,这里暂不考虑电网中存在谐波)为

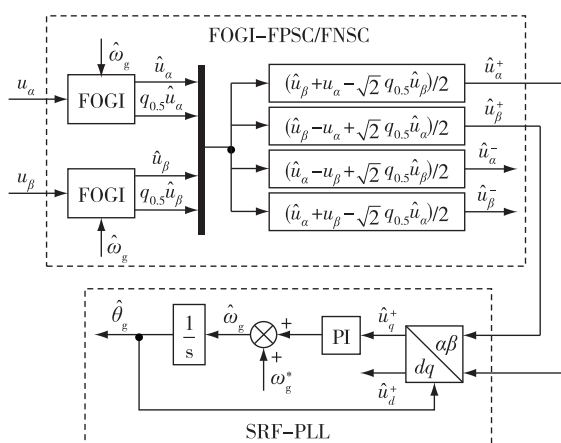
$$\begin{bmatrix} u_\alpha \\ u_\beta \end{bmatrix} = U_m^+ \begin{bmatrix} \sin \theta^+ \\ -\cos \theta^+ \end{bmatrix} + U_m^- \begin{bmatrix} \sin \theta^- \\ \cos \theta^- \end{bmatrix}, \quad (12)$$

式中: U_m^+, θ^+ 分别为电网 FPSC 的幅值和相位; U_m^-, θ^- 分别为电网 FNSC 的幅值和相位.

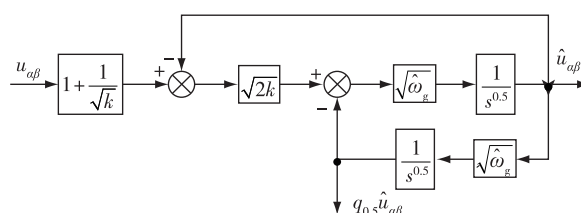
则 FOGI 的输出 $\hat{u}_{\alpha\beta}$ 和 $q_{0.5}\hat{u}_{\alpha\beta}$ 为

$$\begin{cases} \begin{bmatrix} \hat{u}_\alpha \\ \hat{u}_\beta \end{bmatrix} = \hat{U}_m^+ \begin{bmatrix} \sin \hat{\theta}^+ \\ -\cos \hat{\theta}^+ \end{bmatrix} + \hat{U}_m^- \begin{bmatrix} \sin \hat{\theta}^- \\ \cos \hat{\theta}^- \end{bmatrix}, \\ \begin{bmatrix} q_{0.5}\hat{u}_\alpha \\ q_{0.5}\hat{u}_\beta \end{bmatrix} = \hat{U}_m^+ \begin{bmatrix} \sin(\hat{\theta}^+ - 45^\circ) \\ -\cos(\hat{\theta}^+ - 45^\circ) \end{bmatrix} + \hat{U}_m^- \begin{bmatrix} \sin(\hat{\theta}^- - 45^\circ) \\ \cos(\hat{\theta}^- - 45^\circ) \end{bmatrix}, \end{cases} \quad (13)$$

式中: $\hat{U}_m^+, \hat{\theta}^+$ 分别为 $\hat{u}_{\alpha\beta}$ 中 FPSC 的幅值和相位; \hat{U}_m^- ,



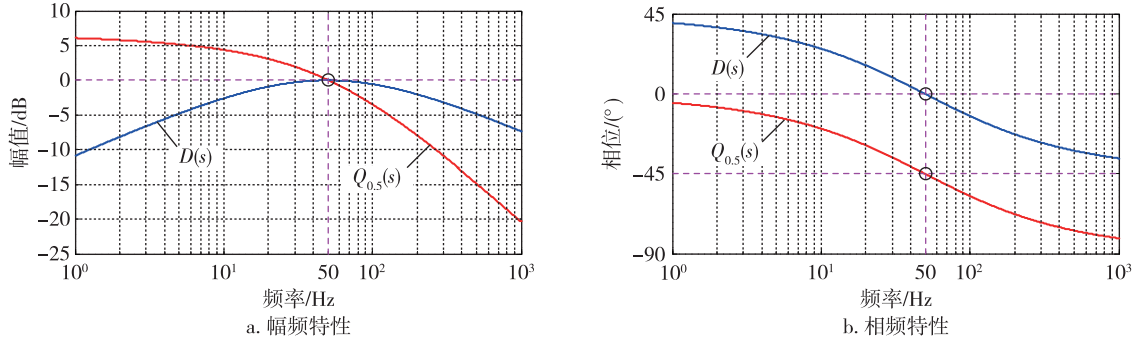
a. 基于FOGI的三相PLL



b. FOGI模块的内部结构

图 4 三相 FOGI-PLL 的结构框图

Fig. 4 Block diagram of the proposed three-phase FOGI-PLL

图5 $D(s)$ 和 $Q_{0.5}(s)$ 的Bode图Fig. 5 Bode diagrams of $D(s)$ and $Q_{0.5}(s)$

$\hat{\theta}^-$ 分别为 $\hat{u}_{\alpha\beta}$ 中 FNSC 的幅值和相位.

由以上对图 5 的分析可知:

$$\begin{cases} \lim_{t \rightarrow \infty} \hat{U}_m^+ = U_m^+, & \lim_{t \rightarrow \infty} \hat{\theta}^+ = \theta^+, \\ \lim_{t \rightarrow \infty} \hat{U}_m^- = U_m^-, & \lim_{t \rightarrow \infty} \hat{\theta}^- = \theta^-. \end{cases} \quad (14)$$

由图 4a 中 FPSC/FNSC 模块的线性关系可得:

$$\begin{bmatrix} \hat{u}_\alpha^+ \\ \hat{u}_\beta^+ \\ \hat{u}_\alpha^- \\ \hat{u}_\beta^- \end{bmatrix} = \frac{1}{2} \begin{bmatrix} 1 & 1 & 0 & -\sqrt{2} \\ -1 & 1 & \sqrt{2} & 0 \\ 1 & -1 & 0 & \sqrt{2} \\ 1 & 1 & -\sqrt{2} & 0 \end{bmatrix} \begin{bmatrix} \hat{u}_\alpha \\ \hat{u}_\beta \\ q_{0.5}\hat{u}_\alpha \\ q_{0.5}\hat{u}_\beta \end{bmatrix}. \quad (15)$$

将式(13)代入式(15)并化简得:

$$\begin{bmatrix} \hat{u}_\alpha^+ \\ \hat{u}_\beta^+ \end{bmatrix} = \hat{U}_m^+ \begin{bmatrix} \sin \hat{\theta}^+ \\ -\cos \hat{\theta}^+ \end{bmatrix}, \quad \begin{bmatrix} \hat{u}_\alpha^- \\ \hat{u}_\beta^- \end{bmatrix} = \hat{U}_m^- \begin{bmatrix} \sin \hat{\theta}^- \\ \cos \hat{\theta}^- \end{bmatrix}. \quad (16)$$

综合式(12)、式(14)和式(16)可知,FOGI-FPSC/FNSC 模块能准确分离出电网中的 FPSC 和 FNSC.

2.2 FOGI-PLL 关于基波正序相位的数学模型

2.2.1 前级关于基波正序相位的数学模型

由式(16)可求得:

$$\tan \hat{\theta}^+ = -(\hat{u}_\alpha^+ / \hat{u}_\beta^+). \quad (17)$$

将式(17)两端对时间 t 求导得:

$$\dot{\hat{\theta}}^+ \sec^2 \hat{\theta}^+ = (\dot{\hat{u}}_\beta^+ \hat{u}_\alpha^+ - \hat{u}_\alpha^+ \dot{\hat{u}}_\beta^+) / \hat{u}_\beta^{+2}. \quad (18)$$

根据式(15),可将式(18)化为

$$\dot{\hat{\theta}}^+ = \frac{(\dot{\hat{u}}_\beta - \dot{\hat{u}}_\alpha + \sqrt{2}q_{0.5}\dot{\hat{u}}_\alpha)\hat{u}_\alpha^+ - (\dot{\hat{u}}_\beta + \dot{\hat{u}}_\alpha - \sqrt{2}q_{0.5}\dot{\hat{u}}_\beta)\hat{u}_\beta^+}{2\hat{u}_\beta^{+2}\sec^2 \hat{\theta}^+}. \quad (19)$$

由式(7)可得:

$$\begin{cases} \dot{\hat{u}}_{\alpha\beta} = \sqrt{2\hat{\omega}_g}(1 + \sqrt{k})D_t^{0.5}u_{\alpha\beta} - \\ \sqrt{2k\hat{\omega}_g}D_t^{0.5}\hat{u}_{\alpha\beta} - \hat{\omega}_g\hat{u}_{\alpha\beta}, \\ q_{0.5}\dot{\hat{u}}_{\alpha\beta} = \sqrt{2\hat{\omega}_g}(1 + \sqrt{k})u_{\alpha\beta} - \\ \sqrt{2k\hat{\omega}_g}D_t^{0.5}q_{0.5}\hat{u}_{\alpha\beta} - \hat{\omega}_gq_{0.5}\hat{u}_{\alpha\beta}, \end{cases} \quad (20)$$

式中: D_t^λ 表示阶次为 λ 的分数阶微分算子.

根据正/余弦函数的分数阶导数运算法则^[30],可求得式(20)中的 $D_t^{0.5}u_{\alpha\beta}$ 、 $D_t^{0.5}\hat{u}_{\alpha\beta}$ 和 $D_t^{0.5}q_{0.5}\hat{u}_{\alpha\beta}$ 为

$$\begin{cases} D_t^{0.5}u_{\alpha\beta} = \sqrt{\omega}U_m^+ \begin{bmatrix} \sin(\theta^+ + 45^\circ) \\ -\cos(\theta^+ + 45^\circ) \end{bmatrix} + \\ \sqrt{\omega}U_m^- \begin{bmatrix} \sin(\theta^- + 45^\circ) \\ \cos(\theta^- + 45^\circ) \end{bmatrix}, \\ D_t^{0.5}\hat{u}_{\alpha\beta} = \sqrt{\omega}\hat{U}_m^+ \begin{bmatrix} \sin(\hat{\theta}^+ + 45^\circ) \\ -\cos(\hat{\theta}^+ + 45^\circ) \end{bmatrix} + \\ \sqrt{\omega}\hat{U}_m^- \begin{bmatrix} \sin(\hat{\theta}^- + 45^\circ) \\ \cos(\hat{\theta}^- + 45^\circ) \end{bmatrix}, \\ D_t^{0.5}q_{0.5}\hat{u}_{\alpha\beta} = \sqrt{\omega}\hat{U}_m^+ \begin{bmatrix} \sin(\hat{\theta}^+) \\ -\cos(\hat{\theta}^+) \end{bmatrix} + \\ \sqrt{\omega}\hat{U}_m^- \begin{bmatrix} \sin(\hat{\theta}^-) \\ \cos(\hat{\theta}^-) \end{bmatrix}, \end{cases} \quad (21)$$

式中: ω 为 $u_{\alpha\beta}$ (或 $\hat{u}_{\alpha\beta}$, $q_{0.5}\hat{u}_{\alpha\beta}$) 的角频率.

将式(12)、式(13)和式(21)代入式(20),再同式(16)一并代入式(19),并将结果整理得:

$$\dot{\hat{\theta}}^+ = \frac{\sqrt{\hat{\omega}_g}(1 + \sqrt{k})}{\hat{U}_m^+} [\sqrt{\omega}U_m^+ \sin(\theta^+ - \hat{\theta}^+) + \sqrt{\hat{\omega}_g}U_m^+ \cos(\theta^+ - \hat{\theta}^+) + (\sqrt{\omega} - \sqrt{\hat{\omega}_g})U_m^- \cos(\theta^- + \hat{\theta}^+)] - \sqrt{k\omega\hat{\omega}_g}. \quad (22)$$

考虑到稳态时有 $\hat{\theta}^+ \approx \theta^+$ 、 $\hat{\omega}_g \approx \omega$ 、 $\hat{U}_m^+ \approx U_m^+$ 、 $\sin(\theta^+ - \hat{\theta}^+) \approx \theta^+ - \hat{\theta}^+$ 、 $\cos(\theta^+ - \hat{\theta}^+) \approx 1$, 则式(22)可进一步近似为

$$\dot{\hat{\theta}}^+ \approx (1 + \sqrt{k})\hat{\omega}_g \cdot (\theta^+ - \hat{\theta}^+) + \hat{\omega}_g. \quad (23)$$

在式(23)中令:

$$\omega_p = (1 + \sqrt{k})\hat{\omega}_g, \quad (24)$$

则式(23)可转化为

$$\dot{\hat{\theta}}^+ \approx \omega_p(\theta^+ - \hat{\theta}^+) + \hat{\omega}_g. \quad (25)$$

式(25)即为前级 FOGI-FPSC/FNSC 模块关于基波正序相位的时域数学模型, 其复数域的结构框图如图 6 所示.

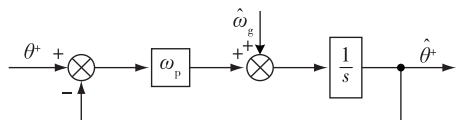


图 6 前级的数学模型

Fig. 6 Mathematical model of the front-stage

2.2.2 后级关于基波正序相位的数学模型

后级是基本的 SRF-PLL, 在文献[9-12]都有详细介绍, 这里不再赘述. SRF-PLL 关于基波正序相位的数学模型如图 7 所示.

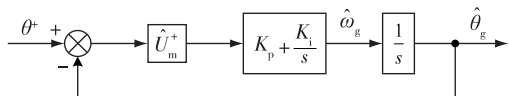


图 7 后级的数学模型

Fig. 7 Mathematical model of the post-stage

2.2.3 整个 PLL 关于基波正序相位的数学模型

结合图 6 和图 7, 可得整个 PLL 系统关于基波正序相位的数学模型如图 8 所示.

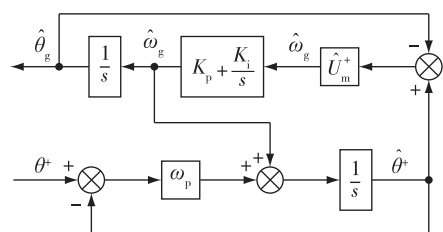


图 8 FOGI-PLL 的数学模型

Fig. 8 Mathematical model of FOGI-PLL

根据结构图的简化规则^[27], 可将图 8 等效变换为图 9 所示的单位负反馈控制系统.

由图 9 可得系统的开环传递函数 $G(s)$ 为

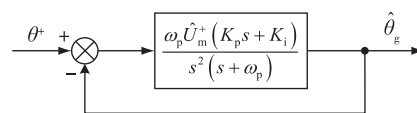


图 9 FOGI-PLL 的等效数学模型

Fig. 9 Equivalent mathematical model of FOGI-PLL

$$G(s) = \frac{\omega_p \hat{U}_m^+ (K_p s + K_i)}{s^2 (s + \omega_p)}. \quad (26)$$

由式(26)可知, 该控制系统的型别为 II 型, 对电网相位这样的斜坡输入不存在稳态误差.

2.3 SOGI-PLL 与 FOGI-PLL 的对比分析

根据式(3)和式(5)、式(11)和式(24), 可得 SOGI-PLL 与 FOGI-PLL 的 ω_p 分别为

$$\omega_p^{(\text{SOGI})} = \zeta \hat{\omega}_g, \quad \omega_p^{(\text{FOGI})} = (1 + \sqrt{1 - \zeta^2}) \hat{\omega}_g. \quad (27)$$

由于控制系统通常处于欠阻尼状态运行, 即 $0 < \zeta < 1$, 故在相同 ζ 下, 有:

$$\omega_p^{(\text{FOGI})} > \omega_p^{(\text{SOGI})}. \quad (28)$$

取 ζ 为最佳阻尼比 $\sqrt{2}/2$ 、 $\hat{\omega}_g$ 为理想电网角频率 $100\pi \text{ rad/s}$, 则 $\omega_p^{(\text{SOGI})} = 222.14$ 、 $\omega_p^{(\text{FOGI})} = 484.18$. 可见, 相比 SOGI-PLL, FOGI-PLL 的 ω_p 提升了一倍多, 这对提高 PLL 系统的动态性能有着重要意义.

由式(4)和式(26)可知, SOGI-PLL 与 FOGI-PLL 关于基波正序相位的小信号数学模型是一致的, 因此它们属于同一类 Pre-F-PLL, 可在相同的研究基础上进行对比. 由于研究的是三阶控制系统, 为获取最大的相角裕度, 这里采用三阶最佳设计法^[25-27]对两者做对比分析.

在该设计方法下, 开环截止角频率 ω_c 为中频区的几何中心, 且中频区宽度 H 和相角裕度 γ 为

$$\begin{cases} H = (\omega_p / \omega_c)^2, \\ \gamma = \arcsin[(H - 1)/(H + 1)]. \end{cases} \quad (29)$$

根据式(29), 图 10 给出了 SOGI-PLL 与 FOGI-PLL 取相同 ω_c 和相同 γ 时的 Bode 示意图.

图 10 中, ω_z 表示系统的开环零点.

由式(29)和图 10 可见: 若 SOGI-PLL 和 FOGI-PLL 选用相同的 ω_c (使它们具备相近的响应速度), 则 FOGI-PLL 的中频区宽度更长、相角裕度更大, 而相角裕度的增大能促使系统的稳定性增强、超调量减小; 若两者的相角裕度相同 (使其超调量相近), 则它们的中频区宽度相等, 但 FOGI-PLL 拥有一个更高的 ω_c , 而 ω_c 的增大能加快动态响应. 综上所述, 合理

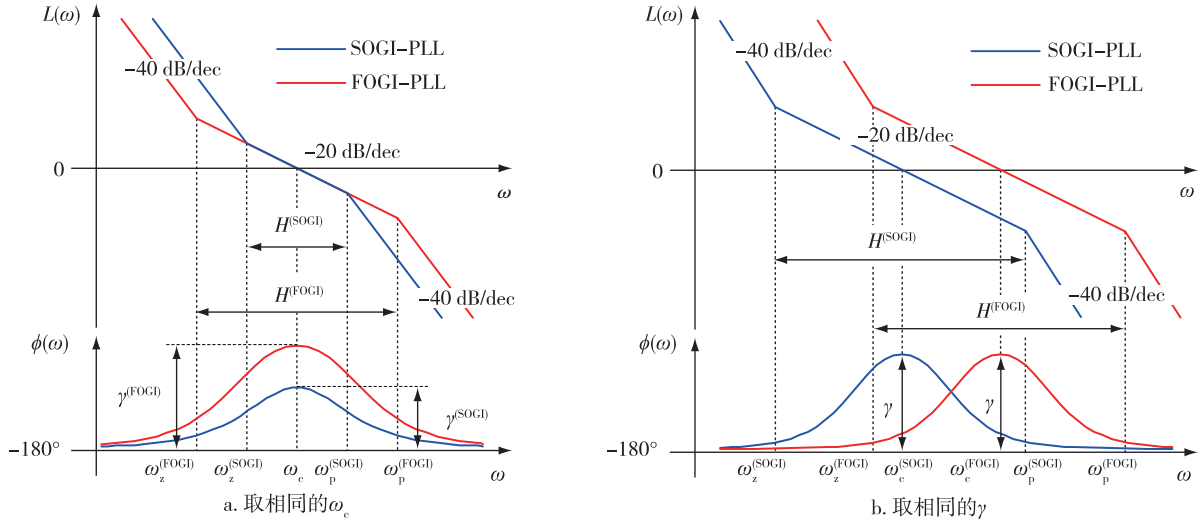


图 10 SOGI-PLL 与 FOGI-PLL 的 Bode 示意图

Fig. 10 Bode diagrams of SOGI-PLL and FOGI-PLL

提升 ω_p 有助于改善 PLL 系统的动态调节能力.

为更具体对比 SOGI-PLL 和 FOGI-PLL 的相关数据,图 11 根据式(29)绘出了 $G(s)$ 在 ω_c 变化时的相角裕度曲线(取 $\omega_p = 484.18 \text{ rad/s}$).

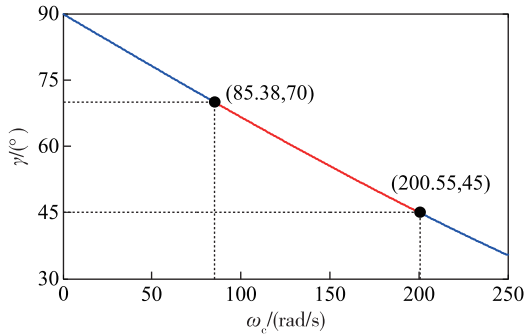


图 11 ω_c 变化时 $G(s)$ 的相角裕度

Fig. 11 Phase margin of $G(s)$ with various ω_c

由图 11 可以看到,FOGI-PLL 的 ω_c 在系统相角裕度处于 $45^\circ \sim 70^\circ$ 时的可选范围为

$$85.38 \text{ rad/s} \leq \omega_c \leq 200.55 \text{ rad/s}. \quad (30)$$

该范围明显超出 SOGI-PLL 中 ω_c 的取值范围 $39.17 \sim 92.02 \text{ rad/s}$, 因此,FOGI-PLL 势必能解决 SOGI-PLL 在合适的相角裕度下响应速度偏低的问题.

2.4 FOGI-PLL 的参数整定

三阶最佳设计法校正系统时, ω_c 需满足:

$$\omega_c^2 = \omega_z \omega_p = (K_i/K_p) \cdot \omega_p. \quad (31)$$

由式(26)可知, ω_c 的值由式(32)决定.

$$20 \lg \left| \frac{\omega_p \hat{U}_m^+ (K_i + j\omega_c K_p)}{-\omega_c^2 (\omega_p + j\omega_c)} \right| = 0. \quad (32)$$

联立式(31)和式(32),可解得:

$$K_p = \omega_c / \hat{U}_m^+, \quad K_i = \omega_c^3 / (\omega_p \hat{U}_m^+). \quad (33)$$

ω_c 的大小直接影响系统的响应速度,在高阶控制系统中, ω_c 与调节时间 t_s 的关系^[27]为

$$t_s \approx \frac{\pi}{\omega_c} \left[2 + 1.5 \left(\frac{1}{\sin \gamma} - 1 \right) + 2.5 \left(\frac{1}{\sin \gamma} - 1 \right)^2 \right], \quad 35^\circ \leq \gamma \leq 90^\circ. \quad (34)$$

目前绝大多数 PLL 算法^[16-17,19,25-26]的调节时间都能控制在 50 ms 以内,即 $t_s \leq 50 \text{ ms}$,由式(29)和式(34)可求得(取 $\omega_p = 484.18 \text{ rad/s}$):

$$155.84 \text{ rad/s} \leq \omega_c \leq 224.63 \text{ rad/s}. \quad (35)$$

由式(30)和式(35)可进一步得到 ω_c 的范围为

$$155.84 \text{ rad/s} \leq \omega_c \leq 200.55 \text{ rad/s}. \quad (36)$$

根据式(36), ω_c 折中取 170 (即 $2\pi \cdot 27$) rad/s, 并将 $\omega_p = 484.18 \text{ rad/s}$, $\hat{U}_m^+ = 1 \text{ pu}$ 代入式(29)和式(33),可得 $\gamma = 51.3^\circ$, $K_p = 170$, $K_i = 10147$.

2.5 多重 FOGI 结构设计

为能彻底滤除电网中的各次谐波,本文仿照多重 SOGI (Multiple SOGI, MSOGI) 的构造^[35],以提出的 FOGI 模块为基底,进一步设计了多重 FOGI (Multiple FOGI, MFOGI) 的结构,该控制结构的系统框图如图 12 所示.

图 12 中, $\bar{u}_{\alpha\beta n}$, $\hat{u}_{\alpha\beta n} (q_{0.5} \hat{u}_{\alpha\beta n})$ 分别为 FOGI_n 模块的输入和输出信号 ($n = 1, 2, \dots, N$).

由图 12 可求得 MFOGI 结构中输入 $u_{\alpha\beta}$ 到输出

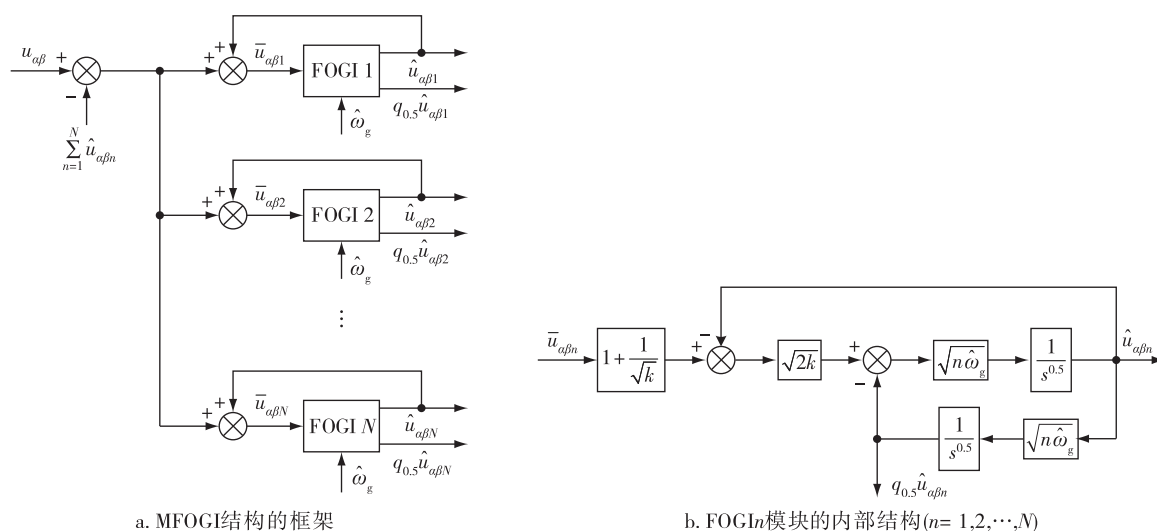


图 12 MFOGI 结构
Fig. 12 MFOGI structure

$\hat{u}_{\alpha\beta 1}, q_{0.5}\hat{u}_{\alpha\beta 1}$ 的传递函数 $\Phi_{D1}(s)$ 和 $\Phi_{Q1}(s)$ 为

$$\begin{bmatrix} \Phi_{D1}(s) \\ \Phi_{Q1}(s) \end{bmatrix} = \frac{\begin{bmatrix} s^{0.5} & \sqrt{\hat{\omega}_g} \end{bmatrix}^T}{s^{0.5} + \frac{s - \sqrt{2\hat{\omega}_g}s^{0.5} + \hat{\omega}_g}{\sqrt{2\hat{\omega}_g}(1 + \sqrt{k})} \sum_{n=2}^N \left[1 + \frac{\sqrt{2n\hat{\omega}_g}(1 + \sqrt{k})s^{0.5}}{s - \sqrt{2n\hat{\omega}_g}s^{0.5} + n\hat{\omega}_g} \right]}$$

(37)

由式(37)可求得:

$$\begin{cases} \Phi_{D1}(j\hat{\omega}_g) = \frac{(j\hat{\omega}_g)^{0.5}}{(j\hat{\omega}_g)^{0.5} + 0} = 1 \angle 0^\circ, \\ \Phi_{Q1}(j\hat{\omega}_g) = \frac{\sqrt{\hat{\omega}_g}}{(j\hat{\omega}_g)^{0.5} + 0} = 1 \angle -45^\circ, \\ \Phi_{D1}(jn\hat{\omega}_g) = \frac{(jn\hat{\omega}_g)^{0.5}}{(jn\hat{\omega}_g)^{0.5} + \infty} = 0, \\ \Phi_{Q1}(jn\hat{\omega}_g) = \frac{\sqrt{\hat{\omega}_g}}{(jn\hat{\omega}_g)^{0.5} + \infty} = 0. \end{cases} \quad (38)$$

通过式(38)可发现,电网的基波能同幅同相(或滞后 45°)地传输至 $\hat{u}_{\alpha\beta 1}$ (或 $q_{0.5}\hat{u}_{\alpha\beta 1}$),而其各次谐波并不会出现在 $\hat{u}_{\alpha\beta 1}$ 和 $q_{0.5}\hat{u}_{\alpha\beta 1}$ 中,即 $\hat{u}_{\alpha\beta 1}$ 和 $q_{0.5}\hat{u}_{\alpha\beta 1}$ 是一对相位差为 45° 且只含基波、不含谐波的同幅信号.因此,MFOGI 结构可以完全消除电网中的所有谐波而得到纯净的有用信息.

如何利用 $\hat{u}_{\alpha\beta 1}$ 和 $q_{0.5}\hat{u}_{\alpha\beta 1}$ 来分离出电网的 FPSC 与 FNCS,且如何从 FPSC 中提取出相位等信息,所采用的方法可与图 4a 雷同,这里不再赘述.

2.6 数字实现

分数阶微分/积分环节 $s^\lambda (\forall \lambda \in \mathbf{R})$ 可采用基于滤波器设计的 Oustaloup 算法^[30-32] 在感兴趣的频段(ω_b, ω_h) 作如式(39) 所示的整数阶系统拟合.

$$s^\lambda = \omega_h^\lambda \prod_{m=1}^M \frac{s + \omega_b(\omega_h/\omega_b)^{(2m-1-\lambda)/(2M)}}{s + \omega_b(\omega_h/\omega_b)^{(2m-1+\lambda)/(2M)}}, \quad (39)$$

式中, M 为 Oustaloup 滤波器的阶次.

为避免出现代数环和确保离散精度,采用三阶 Adams-Bashforth 算法^[16,36] 对文中出现的拉氏算子 s 进行离散化,具体实现方法如式(40) 所示:

$$s = \frac{12}{T_s} \cdot \frac{1 - z^{-1}}{23z^{-1} - 16z^{-2} + 5z^{-3}}, \quad (40)$$

式中, T_s 为采样周期.

3 仿真实验

为验证所提 FOGI-PLL 算法的正确性,采用 Matlab/Simulink 仿真对其进行测试.仿真时设置电网在 $0 \sim 0.1$ s 内为理想状态,即幅值为 311 V、频率为 50 Hz,且无负序、无谐波; 0.1 s 后,频率突变 +5 Hz,且注入了 20% 的负序,并按国标^[37] 规定的最恶劣情况分别加入 4% 和 3% 的 5 次、7 次谐波(使电网的 THD 达到 5%). 仿真参数设为: $k = 0.293$ 、 $K_p = 170/311$ 、 $K_i = 10\ 147/311$ 、 $M = 3$ 、 $\omega_b = 2\pi \cdot 0.5$ rad/s、 $\omega_h = 2\pi \cdot 5\ 000$ rad/s、 $T_s = 50$ μ s. 前级 MFOGI 结构中配置 $n = 1, 5$ 和 7. 仿真结果如图 13 所示(图 13e、f 分别为 FOGI-PLL 与 SOGI-PLL 的对比仿真结果).

由图 13a—c 可知:电网变化后,分离出的 FPSC

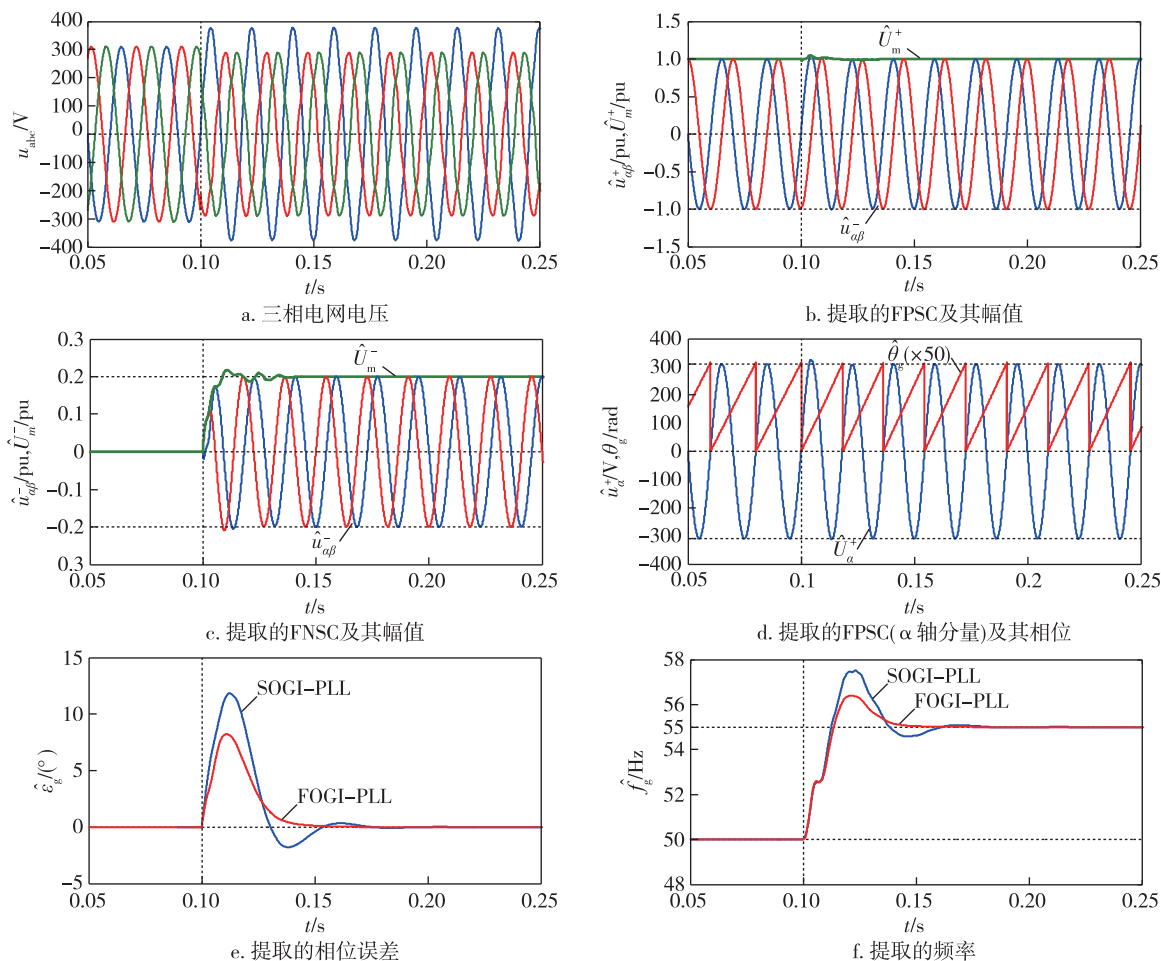


图 13 仿真结果

Fig. 13 Simulation results

除在电网电压突变的极短时间内略有波动外,其余时刻始终保持严格的正弦状态,其幅值稳定在 1 pu 不变;分离出的 FNCS 从零开始变化,并快速趋于稳定,稳定后同样呈现完美的正弦曲线,其幅值维持在预设的 0.2 pu 处不变.因此,FOGI-PLL 能够成功分离出 FPSC 和 FNCS.

图 13d 给出了 FOGI-PLL 捕获的相位跟随正序电压的情况.可以看到, $\hat{\theta}_g$ 周而复始地从 0 线性增长至 2π ,每次变化至 0 时都能紧紧贴合 \hat{u}_α^+ 的正向过零点.图 13e 表明提取的相位误差在稳态时为 0° ,即输出的相位与实际相位之间不存在稳态误差.可见,FOGI-PLL 能够实现精准锁相.

图 13f 展示了 FOGI-PLL 提取电网频率的时间响应过程.电网变化后, \hat{f}_g 从 50 Hz 向预设的 55 Hz 做动态收敛,调节时间为 37.5 ms,超调量为 25.91%.所以,FOGI-PLL 具备精确的锁频能力,且系统的响应速度快、振荡幅度小.

由图 13e、f 的对比仿真结果可知,在近似的响应速度下,相比 SOGI-PLL,FOGI-PLL 在动态收敛过程中产生的超调更小,动态品质更好.具体的对比分析可见实验验证部分.

4 实验验证

为能更全面地展现 FOGI-PLL 在动态性能方面的优势,将该 PLL 与 SOGI-PLL 做了对比实验验证.控制芯片采用 TMS320F28335 DSP,采样频率设定为 20 kHz, DSP 的内部变量(如电网的相位、频率和幅值等)由 DAC7725 数模转换芯片输出到 Tektronix MDO3024 示波器中观察.实验时设置电网的变化条件为“频率突变+5 Hz,并注入 20%的负序、15%的 5 次谐波和 10%的 7 次谐波”.FOGI-PLL 的实验参数与仿真参数一致. SOGI-PLL 的实验参数为: $k_0 = 1.414$, ω_c 分别取 78 rad/s(此时 $K_p = 78$, $K_i = 2136$)、125 rad/s(此时 $K_p = 125$, $K_i = 8792$)和 170 rad/s(此

时 $K_p = 170$ 、 $K_i = 22\ 117$), 对应的 γ 分别为 51.3° 、 31.3° 和 15.1° 。两者前级分别采用 MFOGI 和 MSOGI 结构(均配置 5 次和 7 次滤波模块)。实验结果如图 14 所示。

由图 14a—c 可见, 电网变化后, FOGI-PLL 在如此恶劣的电网环境中依然能够精确给出各信息: 分离出的 FPSC 和 FNSC 在稳定时不含谐波, 其幅值分别为 1 pu 和 $0.5/2.5=0.2$ pu; 提取到的相位误差在稳态时处于 0° , 捕获的相位无偏差地跟随基波正序变化; 锁出的频率由 50 Hz 快速上升, 最终无静差地稳定在 55 Hz。因此, 提出的 PLL 是一个稳定和无差的控制系统, 可以实现准确的正负序分离、锁频和锁

相, 并能完全滤除电网中的主要谐波。

图 14d—e 展示了 SOGI-PLL 和 FOGI-PLL 在提取电网频率与相位误差上的对比结果。为能更具体对比两者在动态性能上的差异, 表 2 根据实验数据列出了相应的动态指标值。结合表 2、图 14d 和图 14e 可以看到: FOGI-PLL 在 $\omega_c = 170$ rad/s ($\gamma = 51.3^\circ$) 时的调节时间和超调量均符合前述设计要求; 若 SOGI-PLL 的 ω_c 与 FOGI-PLL 选为一致 (170 rad/s), 在电网突变后, SOGI-PLL 虽能较快响应, 但由于 γ 仅为 15.1° , 系统稳定性较差, 其频率响应曲线和相位误差曲线均存在长时间振荡(尤其是频率响应曲线呈大幅度振荡, 此时测量其调节时间已无实际意义),

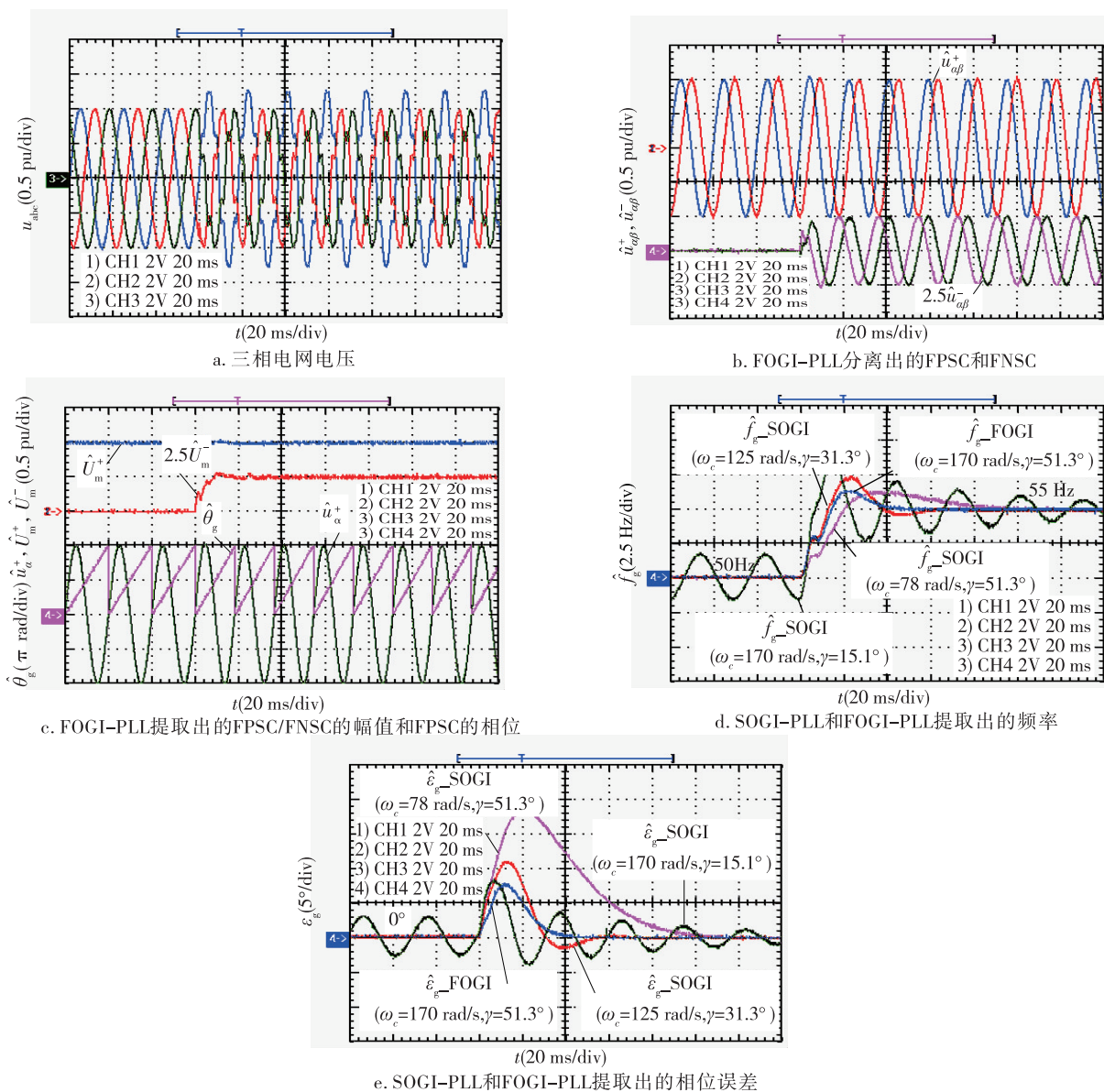


图 14 实验结果

Fig. 14 Experimental results

且频率超调量过大(达 FOGI-PLL 的 2.7 倍),虽降低 ω_c 能在一定程度上缓解过高的超调,但无法在合适的超调下取得像 FOGI-PLL 这般的响应速度;若 SOGI-PLL 的 γ 与 FOGI-PLL 取为相同(51.3°),此时 SOGI-PLL 的稳定性较好,电网变化后的频率超调量与 FOGI-PLL 相近,但其调节时间和相位误差的超调均为 FOGI-PLL 的 2 倍以上,虽减小 γ 可以改善这两个指标,但无法在一个较快的响应速度下取得一个小的频率超调量.综上所述,FOGI-PLL 能够兼顾响应速度和超调量,即可以实现小超调地快速响应,在控制性能上能表现出比 SOGI-PLL 更加满意的动态效果.

表 2 SOGI-PLL 和 FOGI-PLL 的动态指标

Table 2 The dynamic indexes of SOGI-PLL and FOGI-PLL

算法	$\omega_c/(\text{rad/s})$	$\gamma/(\text{°})$	t_s/ms	$\sigma_f/\%$	$\Delta\hat{\varepsilon}_g/(\text{°})$
	78	51.3	81	26.0	18.6
SOGI-PLL	125	31.3	54	48.0	11.1
	170	15.1		71.6	8.2
FOGI-PLL	170	51.3	38	26.2	7.7

表 2 中: σ_f 为 \hat{f}_g 的超调量; $\Delta\hat{\varepsilon}_g$ 为 ε_g 的超调量(指偏离稳态值的最大偏差量).

5 结论

为改善 PLL 的动态品质,在 SOGI-PLL 的基础上,提出了一种将二阶广义积分器改为分数阶广义积分器(FOGI)的 PLL 技术(FOGI-PLL).通过理论分析、仿真验证和实验验证,可得出如下结论:

1) 制约 SOGI-PLL 动态性能的本质原因为前级 SOGI 结构的截止角频率 ω_p 较低.该 ω_p 值会导致 SOGI-PLL 无法在一个合适的相角裕度下获得很高的响应速度.

2) 所提 FOGI 结构的 ω_p 在相同系统阻尼比下有了显著提高,这使 FOGI-PLL 取较大的开环截止频率时也能拥有比较满意的相角裕度.

3) 采用相同的方法(三阶最佳设计法)对 SOGI-PLL 和 FOGI-PLL 校正后,FOGI-PLL 的动态指标明显优于 SOGI-PLL.

4) 电网各参量发生突变时,FOGI-PLL 能够稳定、快速和准确地完成电网正负序的分离、频率的提取和相位的捕获,展现出的动态行为比 SOGI-PLL 更优异.

5) 在恶劣的电网环境中,设计的多重 FOGI

(MFOGI)结构能有效抑制电网中的主要谐波.

参考文献

References

- [1] Rahbar K, Chai C C, Zhang R. Energy cooperation optimization in microgrids with renewable energy integration [J]. IEEE Transactions on Smart Grid, 2018, 9(2): 1482-1493
- [2] 文云峰, 杨伟峰, 汪荣华, 等. 构建 100% 可再生能源电力系统述评与展望 [J]. 中国电机工程学报, 2020, 40(6): 1843-1856
WEN Yunfeng, YANG Weifeng, WANG Ronghua, et al. Review and prospect of toward 100% renewable energy power systems [J]. Proceedings of the CSEE, 2020, 40(6): 1843-1856
- [3] Anurag A, Deshmukh N, Maguluri A, et al. Integrated DC-DC converter based grid-connected transformerless photovoltaic inverter with extended input voltage range [J]. IEEE Transactions on Power Electronics, 2018, 33(10): 8322-8330
- [4] Fantino R A, Busada C A, Solsona J A. Observer-based grid-voltage sensorless synchronization and control of a VSI-LCL tied to an unbalanced grid [J]. IEEE Transactions on Industrial Electronics, 2019, 66(7): 4972-4981
- [5] 涂春鸣, 高家元, 李庆, 等. 具有复数滤波器结构锁相环的并网逆变器对弱电网的适应性研究 [J]. 电工技术学报, 2020, 35(12): 2632-2642
TU Chunming, GAO Jiayuan, LI Qing, et al. Research on adaptability of grid-connected inverter with complex coefficient-filter structure phase locked loop to weak grid [J]. Transactions of China Electrotechnical Society, 2020, 35(12): 2632-2642
- [6] Reddy V R, E S S. A feedback-based passive islanding detection technique for one-cycle-controlled single-phase inverter used in photovoltaic systems [J]. IEEE Transactions on Industrial Electronics, 2020, 67(8): 6541-6549
- [7] 徐华电, 苏建徽, 刘宁, 等. 虚拟同步机场景下 OUF 与 OUV 检测盲区分析 [J]. 中国电机工程学报, 2018, 38(20): 5965-5974
XU Huadian, SU Jianhui, LIU Ning, et al. Non-detection zone analysis of over/under frequency and over/under voltage islanding detection with virtual synchronous generators [J]. Proceedings of the CSEE, 2018, 38(20): 5965-5974
- [8] Shabestary M M, Mohamed Y A R I. Autonomous coordinated control scheme for cooperative asymmetric low-voltage ride-through and grid support in active distribution networks with multiple DG units [J]. IEEE Transactions on Smart Grid, 2020, 11(3): 2125-2139
- [9] Venkatramanan D, John V. Dynamic phasor modeling and stability analysis of SRF-PLL-based grid-tie inverter under islanded conditions [J]. IEEE Transactions on Industry Applications, 2020, 56(2): 1953-1965
- [10] 龚英明, 汪娟娟, 王子民, 等. 一种应用于高压直流输电的新型锁相环 [J]. 电网技术, 2019, 43(11):

- 4097-4104
GONG Yingming, WANG Juanjuan, WANG Zimin, et al. A novel phase-locked loop for HVDC [J]. Power System Technology, 2019, 43(11):4097-4104
- [11] Golestan S, Monfared M, Freijedo F D, et al. Performance improvement of a prefiltered synchronous-reference-frame PLL by using a PID-type loop filter [J]. IEEE Transactions on Industrial Electronics, 2014, 61(7):3469-3479
- [12] Golestan S, Guerrero J M, Vasquez J C. Three-phase PLLs: a review of recent advances [J]. IEEE Transactions on Power Electronics, 2017, 32(3):1894-1907
- [13] 文武松, 张颖超, 王璐, 等. 解耦双同步坐标系下单相锁相环技术 [J]. 电力系统自动化, 2016, 40(20):114-120
WEN Wusong, ZHANG Yingchao, WANG Lu, et al. Phase-locked loop technology for single-phase system in decoupled double synchronous reference frame [J]. Automation of Electric Power Systems, 2016, 40(20):114-120
- [14] 张国强, 王高林, 徐殿国, 等. 基于自适应陷波滤波器的内置式永磁电机转子位置观测方法 [J]. 中国电机工程学报, 2016, 36(9):2521-2527
ZHANG Guoqiang, WANG Gaolin, XU Dianguo, et al. Adaptive notch filter based rotor position estimation for interior permanent magnet synchronous motors [J]. Proceedings of the CSEE, 2016, 36(9):2521-2527
- [15] Shin D, Lee K J, Lee J P, et al. Implementation of fault ride-through techniques of grid-connected inverter for distributed energy resources with adaptive low-pass notch PLL [J]. IEEE Transactions on Power Electronics, 2015, 30(5):2859-2871
- [16] Guo X Q, Wu W Y, Chen Z. Multiple-complex coefficient-filter-based phase-locked loop and synchronization technique for three-phase grid-interfaced converters in distributed utility networks [J]. IEEE Transactions on Industrial Electronics, 2011, 58(4):1194-1204
- [17] Ramezani M, Golestan S, Li S H, et al. A simple approach to enhance the performance of complex-coefficient filter-based PLL in grid-connected applications [J]. IEEE Transactions on Industrial Electronics, 2018, 65(6):5081-5085
- [18] 李胜, 袁小明, 黄晨辉. 基于交叉耦合锁相环的多频带滤波器: 一种检测系统多时间尺度振荡的自适应滤波器 [J]. 中国电机工程学报, 2020, 40(16):5282-5291
LI Sheng, YUAN Xiaoming, HUANG Chenhui. A multi-band filter based on cross-coupled PLL structure: an adaptive filter for fast detection of multi-timescale oscillations in power systems [J]. Proceedings of the CSEE, 2020, 40(16):5282-5291
- [19] Shah S, Koralewicz P, Gevorgian V, et al. Small-signal modeling and design of phase-locked loops using harmonic signal-flow graphs [J]. IEEE Transactions on Energy Conversion, 2020, 35(2):600-610
- [20] Xin Z, Wang X F, Qin Z A, et al. An improved second-order generalized integrator based quadrature signal generator [J]. IEEE Transactions on Power Electronics, 2016, 31(12):8068-8073
- [21] 涂娟, 汤宁平. 基于改进型 DSOGI-PLL 的电网电压同步信号检测 [J]. 中国电机工程学报, 2016, 36(9):2350-2356
TU Juan, TANG Ningping. Synchronizing signal detection for grid voltage based on modified DSOGI-PLL [J]. Proceedings of the CSEE, 2016, 36(9):2350-2356
- [22] Xiao F R, Dong L, Li L, et al. A frequency-fixed SOGI-based PLL for single-phase grid-connected converters [J]. IEEE Transactions on Power Electronics, 2017, 32(3):1713-1719
- [23] Golestan S, Mousazadeh S Y, Guerrero J M, et al. A critical examination of frequency-fixed second-order generalized integrator-based phase-locked loops [J]. IEEE Transactions on Power Electronics, 2017, 32(9):6666-6672
- [24] Akhtar M A, Saha S M. An adaptive frequency-fixed second-order generalized integrator-quadrature signal generator using fractional-order conformal mapping based approach [J]. IEEE Transactions on Power Electronics, 2020, 35(6):5548-5552
- [25] Golestan S, Monfared M, Freijedo F D. Design-oriented study of advanced synchronous reference frame phase-locked loops [J]. IEEE Transactions on Power Electronics, 2013, 28(2):765-778
- [26] Han Y, Luo M Y, Zhao X, et al. Comparative performance evaluation of orthogonal-signal-generators-based single-phase PLL algorithms: a survey [J]. IEEE Transactions on Power Electronics, 2016, 31(5):3932-3944
- [27] 胡寿松. 自动控制原理 [M]. 北京: 科学出版社, 2007: 82-270
- [28] 杨苓, 陈燕东, 周乐明, 等. 弱电网下锁相环对三相 LCL 型并网逆变器小扰动建模影响及稳定性分析 [J]. 中国电机工程学报, 2018, 38(13):3792-3804, 4020
YANG Ling, CHEN Yandong, ZHOU Leming, et al. Effect of phase locked loop on the small-signal perturbation modeling and stability analysis for three-phase LCL-type grid-connected inverter in weak grid [J]. Proceedings of the CSEE, 2018, 38(13):3792-3804, 4020
- [29] Zhao J T, Huang M, Yan H, et al. Nonlinear and transient stability analysis of phase-locked loops in grid-connected converters [J]. IEEE Transactions on Power Electronics, 2021, 36(1):1018-1029
- [30] 薛定宇. 分数阶微积分学与分数阶控制 [M]. 北京: 科学出版社, 2018: 1-8
- [31] Wang J, Zhou Y D, Bao Y L, et al. Trajectory tracking control using fractional-order terminal sliding mode control with sliding perturbation observer for a 7-DOF robot manipulator [J]. IEEE/ASME Transactions on Mechatronics, 2020, 25(4):1886-1893
- [32] Pullaguram D, Mishra S, Senroy N, et al. Design and tuning of robust fractional-order controller for autonomous microgrid VSC system [J]. IEEE Transactions on Industry Applications, 2018, 54(1):91-101
- [33] Tzounas G, Dassios I, Murad M A A, et al. Theory and implementation of fractional order controllers for power system applications [J]. IEEE Transactions on Power Systems, 2020, 35(6):4622-4631

- [34] 张桂梅,胡强,郭黎娟.基于自适应分数阶的医学图像非刚性配准[J].自动化学报,2020,46(9):1941-1951
ZHANG Guimei, HU Qiang, GUO Lijuan. Medical image non-rigid registration based on adaptive fractional order [J]. Acta Automatica Sinica, 2020, 46(9): 1941-1951
- [35] Rodríguez P, Luna A, Candela I, et al. Multiresonant frequency-locked loop for grid synchronization of power converters under distorted grid conditions[J]. IEEE Transactions on Industrial Electronics, 2011, 58(1): 127-138
- [36] Golestan S, Guerrero J M, Vasquez J C, et al. Modeling, tuning, and performance comparison of second-order-generalized-integrator-based FLLs[J]. IEEE Transactions on Power Electronics, 2018, 33(12): 10229-10239
- [37] 国家技术监督局.电能质量 公用电网谐波:GB/T 14549-93[S].北京:中国标准出版社,1994
The State Bureau of Quality and Technical Supervision of the People's Republic of China. Quality of electric energy supply harmonics in public supply network: GB/T 14549-93[S]. Beijing: Standards Press of China, 1994

A novel grid synchronization technique based on fractional-order generalized integrator

HE Yu¹ DENG Xiaolong¹ LUO Qi²

1 School of Intelligent Engineering, Jiangsu Vocational College of Information Technology, Wuxi 214153

2 School of Automation, Nanjing University of Information Science & Technology, Nanjing 210044

Abstract Phase-Locked Loop (PLL) with a pre-filtering stage is a powerful tool to study the grid synchronization technology. However, the dynamic performance of this class of commonly used PLL (e.g., second-order generalized integrator PLL, complex-coefficient filter PLL) is constrained by the low cut-off frequency of the front-stage structure. Thus, a three-phase PLL technique based on fractional-order generalized integrator is proposed. The front-stage filter of the PLL is composed of fractional-order integrators, which can generate two diagonal signals whose phase difference is 45° . Through the correlation linear operation, the positive- and negative-sequence components of the grid voltage can be extracted from the diagonal signals. Combined with the post-stage synchronous rotating frame PLL, a mathematical model of the entire PLL system is built, and the third order optimal design method is used to correct the system and determine the related control parameters. The study shows that, the cut-off frequency of the fractional-order generalized integrator is obviously higher than that of the second-order generalized integrator, which is helpful to improve the dynamic quality of the PLL system. The simulation and experimental results show that the dynamic performance of the proposed PLL is better than that of the multiple second-order generalized integrator PLL.

Key words phase locked loop (PLL); dynamic performance; fractional-order; generalized integrator