DOI:10.13878/j.cnki.jnuist.2021.04.010



张艺!张志浩!章国豪!

基于 GaAs pHEMT 实现的毫米波宽频带 低插损单刀双掷开关

摘要

介绍了一种基于滤波器优化方法的 双节枝毫米波开关拓扑架构,每个节枝 由串联的1/4波长阻抗变换器及并联的 开关器件构成,并将整体分布式结构视 为一个滤波器问题进行处理,可以有效 降低插入损耗.利用该方法采用0.15 µm GaAs pHEMT 工艺实现了一款应用于毫 米波通信频段的单刀双掷(SPDT)开关 芯片,整体面积为2.1 mm×1.1 mm.测试 结果表明,在23~30 GHz 频率范围内,该 开关芯片的整体插入损耗小于1.3 dB, 隔离度大于23 dB,输入输出回波损耗均 大于10 dB.

关键词

毫米 波; 单 刀 双 掷 开 关; GaAs pHEMT;低插入损耗

中图分类号 TM564;TN402 文献标志码 A

收稿日期 2021-03-03 资助项目 广东省重点领域研发计划(2018B0 10115001)

作者简介

张艺,女,硕士生,研究方向为射频集成电路.1594995688@qq.com

章国豪(通信作者),男,博士,教授,研究 方向为射频集成电路.1719208758@qq.com

0 引言

射频开关是射频前端收发组件中的重要组成部分,其重要性在 实际应用中显而易见.目前设计射频开关的主流技术主要有 CMOS^[1]、PIN 二极管^[2]、微电子机械系统(MEMS)^[3],以及砷化镓赝 高电子迁移率晶体管(GaAs pHEMT)^[4]/氮化镓赝高电子迁移率晶体 管(GaN pHEMT)^[5]等技术.CMOS 技术虽集成度高、成本低,但漏电的 衬底导致较高的插入损耗和较低的隔离度;PIN 二极管本质为一个在 射频频段受电流控制的可变阻抗器; MEMS 技术的优点是它可与 CMOS 工艺兼容,但其存在开关时间过长、驱动电压高、功率容量小等 一系列缺陷;GaN 虽在高速、高频、耐热性强和高功耗的应用领域性 能优异,但其制造成本过于高昂;GaAs 是集成电路领域中使用最广泛 的材料之一,具有电子迁移率高、禁带宽度大、耐高温、抗辐射性能 好、本征载流子浓度低以及成本低廉等诸多优势.

当工作频段为 20 GHz 以下,无源 FET(场效应管)的串联或串并 联结构可以很容易得到高性能的开关特性,其出色的隔离度和插入 损耗结果在文献[1]中得到了证明.然而,在较高的频率下,寄生电容 (主要是漏极至源极电容)会显著降低插入损耗的性能.迄今为止,大 多数毫米波单片集成射频开关均为并联谐振型 FET 开关.例如:文献 [5]设计了一条并联传输线,在工作频率带宽上与 FET 的等效断态电 容产生谐振,以优化带内插入损耗,最终实现了一个工作在 30~40 GHz 频段、插损小于 1.861 dB、隔离度大于 27.651 dB 的单刀双掷 (SPDT)开关芯片;文献[6]采用类似的结构,在27~31 GHz设计的 SPDT 开关插入损耗低于 1.3 dB,隔离度大于 25 dB;文献 [7] 中采用 1/4 波长阻抗变换器作为电路的输入及输出匹配,得到了较好的回波 损耗,优化了插入损耗,以此实现的 GaAs pHEMT 开关在 36~38 GHz 频段内获得低于 3.2 dB 的插损和大于 28 dB 的隔离度.为了进一步降 低插入损耗,本文采用一种基于滤波器优化方法的双节枝毫米波开 关拓扑架构,每个节枝由串联的1/4波长阻抗变换器及并联的开关器 件构成,并将整体分布式结构视为一个滤波器问题进行处理,可以有 效降低插入损耗.基于此开关架构,本文实现了一款采用 0.15 μm GaAs pHEMT 技术设计的宽频毫米波 SPDT 开关芯片.

¹ 广东工业大学 信息工程学院,广州,510006

1 器件简介

GaAs pHEMT 工艺的异质结结构使其相比同 质结结构的器件具有更高的电子浓度和迁移率.图 1 所示为 GaAs pHEMT 的结构侧视图.图 1 中由上 及下分别为由 n 掺杂的 AlGaAs 层、未掺杂的 AlGaAs Spacer 层、2DEG、InGaAs 沟道层、无掺杂的 GaAs 缓冲层.Spacer 层用来隔离沟道电子与掺杂层 接触.因为电子从禁带宽度较大的半导体向禁带宽 度较小的半导体注入,所以在 AlGaAs/InGaAs 界面 形成了高浓度的二维电子气体(2DEG),因此,与 同质结 MESFET 相比,异质结器件具有更优异的高 频性能.

通常工艺优值(FOM)^[8]越小,得到的射频开关的关键指标就越好.因此,在进行射频开关设计的首要步骤就是择优选取 pHEMT 管的尺寸.表 1 列举了不同尺寸下,频率(f)为 28 GHz, $V_{\rm C}$ = 0.5 V 的等效导通电阻 $R_{\rm on}$ 和 $V_{\rm C}$ = -5 V 的等效关断电容 $C_{\rm off}$.通过表 1 中数据对比,最终选定尺寸为 4 μ m×50 μ m 以及2 μ m×50 μ m 的 pHEMT 管进行本文的设计.



图 1 GaAs pHEMT 的结构侧视图 Fig. 1 Side view of GaAs pHEMT structure

表1 不同尺寸 pHEMT 管的 R_{on}和 C_{off} 仿真结果(f=28 GHz)

Table 1 R_{on} and C_{off} simulation results of different sizes of pHEMT (f=28 GHz)

尺寸	导通电阻/ Ω	关断电容/fF	工艺优值/(Ω·fF)
2 μm×50 μm	11	41	451
2 μm×75 μm	8.3	65	539. 5
4 μm×50 μm	6	84	504
6 μm×50 μm	4.2	133. 7	561.54

2 电路结构分析

本文设计的 SPDT 开关的整体电路结构如图 2 所示.整体电路采用双节枝的开关结构,每个节枝由 串联的 1/4 波长阻抗变换器及并联的开关器件构 成.其中,天线端(Port1)通过λ/4 传输线进行输入匹 配,与 2 条对称支路建立连接,而另一条 λ/4 传输线 在 2 个并联到地的 pHEMT 管之间进行级间匹配,整 体分布式结构最终视为一个滤波器问题进行处理. 首先,从源端看过去输入阻抗可简化为

$$Z_{\rm in} = \frac{z_0^2}{Z_{\rm L}}.$$

当支路处于 ON 状态即控制信号为 $V_{G1} = -5$ V, $V_{G2} = 0.5$ V 时,假设微带线的长度相比波长足够短, 串联的微带线可以近似成一个电感器和两个并联到 地的电容器.此时的导通支路等效电路如图 3 所示, pHEMT 管等效为一个小电容.由于电容的阻抗为

 $\frac{1}{j\omega C}$,因此到地的阻抗就很大,整体的阻抗就越接近

Z_L,匹配程度也就越好,使得此支路处于导通状态, 这就在很大程度上保证了插入损耗(L₁),采用描述 端口电压和端口电流之间关系的网络参量 A 矩阵可



图 2 单刀双掷射频开关电路

Fig. 2 Schematic diagram of a single-pole double-throw radio frequency switch

张艺,等.基于 GaAs pHEMT 实现的毫米波宽频带低插损单刀双掷开关. ZHANG Yi, et al. Millimeter-wave broadband low-loss single-pole double-throw switch based on a GaAs pHEMT technology.



图 3 导通支路等效电路

Fig. 3 Equivalent circuit diagram of the conducting branch

得插入损耗为 $L_{1} = \begin{bmatrix} 1 & 0 \\ j\omega C_{L_{1}} & 1 \end{bmatrix} \cdot \begin{bmatrix} 1 & j\omega L_{1} \\ 0 & 1 \end{bmatrix} \cdot \begin{bmatrix} 1 & j\omega L_{1} \\ 0 & 1 \end{bmatrix} \cdot \begin{bmatrix} 1 & j\omega L_{2} \\ 0 & 1 \end{bmatrix} \cdot \begin{bmatrix} 1 & j\omega L_{2} \\ 0 & 1 \end{bmatrix} \cdot \begin{bmatrix} 1 & j\omega L_{2} \\ 0 & 1 \end{bmatrix} \cdot \begin{bmatrix} 1 & j\omega L_{2} \\ 0 & 1 \end{bmatrix} \cdot \begin{bmatrix} 1 & j\omega L_{2} \\ 0 & 1 \end{bmatrix} \cdot \begin{bmatrix} 1 & j\omega L_{2} \\ 0 & 1 \end{bmatrix} \cdot \begin{bmatrix} 1 & j\omega L_{3} \\ j\omega L + \frac{1}{j\omega (C_{L_{2}} + C_{L_{3}} + C_{off2})} & 1 \end{bmatrix} \cdot \begin{bmatrix} 1 & j\omega L_{3} \\ 0 & 1 \end{bmatrix} \cdot \begin{bmatrix} 1 & 0 \\ j\omega C_{L_{4}} & 1 \end{bmatrix} \cdot (4)$

而作为隔离支路即控制信号为 $V_{G1} = 0.5$ V, $V_{G2} = -5$ V时,其简化的等效原理如图 4 所示,此时 pHEMT 管等效为 R_1 、 R_2 ,将 2 条 $\lambda/4$ 传输线分为 2 个部分进行分析.从图 4 中可知,由于 R_1 、 R_2 很小, 因此由式(3)可以得到 $\lambda/4$ 线另一端呈现为高阻 抗,使得此支路处于隔离状态.此外,还增加了一条 λ/4 传输线和一个并联到地的 pHEMT 管,这就进一步阻挡了信号向隔离端 Port3 泄露,大大提升了电路的隔离度(*i*),由 *ABCD* 矩阵可得隔离度为

$$i = \begin{bmatrix} 1 & 0 \\ j\omega C_{L_{1}} & 1 \end{bmatrix} \cdot \begin{bmatrix} 1 & j\omega L_{1} \\ 0 & 1 \end{bmatrix} \cdot \begin{bmatrix} 1 & 0 \\ j\omega (C_{L_{1}} + C_{L_{2}}) & 1 \end{bmatrix} \cdot \begin{bmatrix} 1 & 0 \\ 1/R_{1} & 1 \end{bmatrix} \cdot \begin{bmatrix} 1 & j\omega L_{2} \\ 0 & 1 \end{bmatrix} \cdot \begin{bmatrix} 1 & 0 \\ j\omega (C_{L_{2}} + C_{L_{3}}) & 1 \end{bmatrix} \cdot \begin{bmatrix} 1 & 0 \\ 1/R_{2} & 1 \end{bmatrix} \cdot \begin{bmatrix} 1 & j\omega L_{3} \\ 0 & 1 \end{bmatrix} \cdot \begin{bmatrix} 1 & 0 \\ j\omega C_{L_{3}} & 1 \end{bmatrix} \cdot \begin{bmatrix} 1 & 0 \\ j\omega C_{L_{3}} & 1 \end{bmatrix} \cdot (5)$$

3 测试结果与分析

图 5 为实现的毫米波 GaAs pHEMT SPDT 开关的实物,整体芯片面积为 2.1 mm×1.1 mm.在片测试系统搭建如图 6 所示,采用 Cascade 探针台和 Agilent E8363C 矢量网络分析仪完成对 SPDT 射频开关的 S 参数测试.

如图 7—10 所示,将 SPDT 开关芯片的插入损 耗、隔离度以及输入和输出回波损耗的测试与仿真 结果做了对比.从整体趋势来看,由于处在高频,仿





真模型存在不可避免的误差,实测结果相对于仿真结果出现了频偏.在 23~30 GHz 频带内,如图 7 所示测试的插入损耗(*L*₁)小于 1.3 dB.由图 8 可知,该开关测试的隔离度性能大于 23 dB,在工作频带内实测结果比仿真结果高 1 dB.由图 9 和 10 可知,输入、输出回波损耗的仿真与测试结果均优于 10 dB,表示电路具备良好的回波损耗性能.



图 5 单刀双掷开关芯片实物图 Fig. 5 Image of a single-pole double-throw switch chip



图 6 Cascade 探针台和 Agilent E8363C 矢量网络分析仪 Fig. 6 Cascade probe station and Agilent E8363C vector network analyzer

4 结论

本文基于滤波器优化方法设计了一款双节枝毫 米波 GaAs pHEMT 开关架构,两路开关均含有两节 枝,每节枝由 1/4 波长阻抗变换器及并联的开关器 件构成,不仅提升了电路的回波损耗而且优化了整 体电路的插入损耗,同时在不降低插损的前提下改 善了隔离度.利用该架构基于 0.15 µm 的 GaAs pHEMT 工艺实现了一个面积为 2.1 mm×1.1 mm 的 SPDT 开关 MMIC 芯片,该开关在 23~30 GHz 工作 频段内,实现了插入损耗优于 1.3 dB、隔离度大于 23 dB 的射频性能.



453

图 7 插入损耗测试曲线与仿真结果曲线对比

Fig. 7 Comparison of insertion loss test and simulation results



图 8 隔离度测试曲线与仿真结果曲线对比







参考文献

References

- Zhang Z H, Lin J M, Yu K, et al. A novel low-loss high-isolation DP5T SOI CMOS switch in MCM for multi-band applications [C] // 2015 Asia-Pacific Microwave Conference (APMC). December 6-9, 2015, Nanjing, China. IEEE, 2015:1-3
- [2] 蒋东铭,陈新宇,杨立杰,等.GaAs PIN 二极管大功率 毫米波单刀双掷开关单片[J].固体电子学研究与进 展,2013,33(1):37-41

JIANG Dongming, CHEN Xinyu, YANG Lijie, et al. A high power millimeter wave SPDT switch MMIC using GaAs PIN technology [J]. Research & Progress of SSE, 2013,33(1):37-41

- [3] Zhu Y Q, Han L, Wang L F, et al. A novel three-state RF MEMS switch for ultrabroadband (DC-40 GHz) applications[J]. IEEE Electron Device Letters, 2013, 34(8): 1062-1064
- Fang W T, Chen C H, Lin Y S. 2. 4-GHz absorptive MMIC switch for switched beamformer application [C] // IEEE Transactions on Microwave Theory and Techniques. IEEE, 2017:3950-3961
- [5] Guo D C, Qiao T, Luo X B, et al. Design of a Ka-band broadband SPDT switch MMIC based on GaN HEMTs
 [C] // 2015 IEEE 16th International Conference on Communication Technology (ICCT). October 18 20, 2015, Hangzhou, China. IEEE, 2015:241-243
- Zheng X S, Tremblay J C, Huettner S E, et al. Ka-band high power GaN SPDT switch MMIC [C] // 2013 IEEE Compound Semiconductor Integrated Circuit Symposium (CSICS). October 13 - 16, 2013, Monterey, CA, USA. IEEE, 2013:1-5
- [7] Trinh K T, Kao H L, Chiu H C, et al. A Ka-band GaAs MMIC traveling-wave switch with absorptive characteristic[J].IEEE Microwave and Wireless Components Letters, 2019, 29(6):394-396
- [8] Baldischweiler B, Bruch D, Kallfass I, et al. Characterization of a DC to 40 GHz SPDT switch based on GaAs mHEMT technology at cryogenic temperature [C]//2013 European Microwave Integrated Circuit Conference. October 6-8, 2013, Nuremberg, Germany. IEEE, 2013:141-144

Millimeter-wave broadband low-loss single-pole double-throw switch based on a GaAs pHEMT technology

ZHANG Yi¹ ZHANG Zhihao¹ ZHANG Guohao¹

1 School of Information Engineering, Guangdong University of Technology, Guangzhou 510006

Abstract A double-shunt branch switch structure based on the filter optimization method is introduced to lower the insertion loss. Each branch consists of a series quarter-wavelength impedance converter and a shunt switch device. A distributed Single-Pole Double-Throw (SPDT) switch MMIC treated as a filter issue with this optimization method is implemented in a 0. 15 μ m GaAs pHEMT technology for the millimeter-wave applications. The chip size of the presented switch is 2. 1 mm×1.1 mm. Measurement results show that the SPDT switch exhibits less than 1.3 dB of insertion loss, greater than 23dB of isolation and better than 10 dB of input and output return loss in the frequency range from 23 to 30 GHz.

Key words millimeter-wave; SPDT switch; GaAs pHEMT; low insertion loss