



宽带横电磁波小室设计与测试应用

摘要

本文提出了一种符合 IEC 标准的横电磁波(TEM)小室,用于集成电路的电磁兼容测试.该 TEM 小室可在 0~3 GHz 内实现反射系数小于-12 dB,传输系数优于-2.5 dB.本文采用三维电磁仿真软件(Computer Simulation Technology, CST)对 TEM 小室的阻抗、S 参数、场均匀性以及被测物(EUT)对场的影响进行仿真设计,加工实测并与商业产品进行了对比.最后,参考了 IEC 标准制作了电磁兼容测试板,并以 TEM 小室对集成电路(IC)芯片的辐射发射进行测量,分析测量结果有助于改善集成电路电磁兼容性.

关键词

TEM 小室;S 参数;场均匀性;IC 芯片;电磁兼容

中图分类号 TN03;TM937

文献标志码 A

收稿日期 2021-03-21

资助项目 国家自然科学基金(61971230)

作者简介

袁钟柱,男,硕士生,研究方向为电磁兼容.657029658@qq.com

万发雨(通信作者),男,博士,教授,主要从事电磁兼容、微波电路研究.fayu.wan@nuist.edu.cn

¹ 南京信息工程大学 电子与信息工程学院,南京,210044

0 引言

随着电子技术的高速发展,集成电路的工作频率不断提高,而加工芯片的尺寸却在进一步减小,单个芯片集结了越来越多的功能,这些发展使得芯片级电磁兼容显得尤为重要^[1].传统横电磁波(TEM)小室的测量带宽仅为 1 GHz,远远不能满足集成电路的测试要求.而 TEM 小室法作为一种最方便准确的用来测量辐射发射的方法,亟需提升其可用的上限频率.目前最先进的符合 IEC 标准的国外商业 TEM 小室的设计频率为 3 GHz,但是产品仅提供 S 参数指标,对集成电路电磁辐射测试非常重要的参数如场均匀性、加载被测物(EUT)后的场分布等参数都还欠缺.

国内关于 TEM 小室的研究有很多,文献[2]介绍了传统横电磁波小室的分析方法,包括 TEM 小室的高阶模截止频率与谐振频率、特性阻抗、场分布的均匀性并采用时域有限差分(FDTD)的方法计算可用上限工作频率,与实测结果相吻合,但其尺寸标准并不统一.国外学者也对提升 TEM 小室的上限频率给出了很多改进方案.文献[3]采用金属线列结构的内导体大幅场均匀性同时削弱了 EUT 的耦合;文献[4]采用吸波材料的方法使其可用带宽翻倍;文献[5]加装吸波材料、铁氧体、磁环、开缝等措施抑制高次模,使其频率达到 2.5 GHz;文献[6]证实了纵向开缝可抑制谐振,但谐振的模式仍然复杂;文献[7]设计了一种新型 TEM 小室实现了优良的驻波性能并给出了开缝的结果,但未进行实验验证.上述文献的上限频率只能提高到 2.5 GHz,还有进一步改善的空间.

本文设计了一款符合 IEC 标准的宽带 TEM 小室,可将其工作带宽提升至 3 GHz;同时设计一款与之匹配的集成电路(IC)测试板,并采用 TEM 小室对 IC 芯片进行辐射测量以改善 IC 的电磁兼容性.本文第 1 部分介绍 TEM 小室的结构设计;第 2 部分给出关键参数的仿真结果以及和实测结果的对比;第 3 部分采用 TEM 小室对设计的 PCB 测试板进行辐射测量与分析;第 4 部分为总结.

1 TEM 小室设计

1.1 TEM 小室的介绍

标准的 TEM 小室的三视图如图 1 所示,包括一个主传输段、两个过渡段以及两端的转接头.

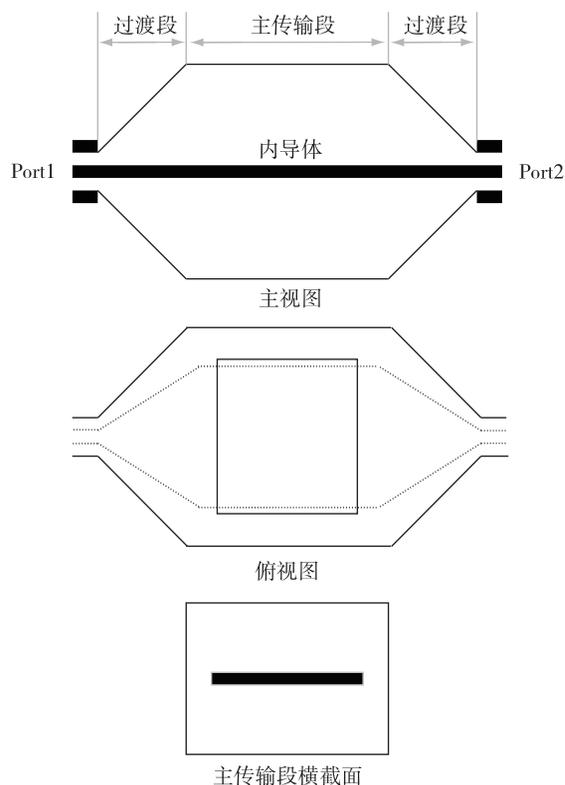


图1 TEM小室的三视图

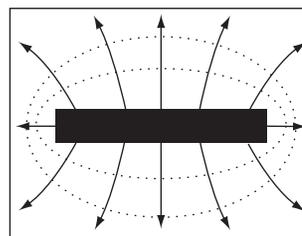
Fig.1 Three views of the TEM cell

整个 TEM 小室由内外双导体组成,主传输段类似于封闭的带状线结构,内导体处于中心位置,下方有 4 根低介电材料的圆柱棒作为支撑.在主段上方留有一开孔用以放置待测的 PCB,内导体的渐变段将连接到同轴线的内芯上,外导体连接至同轴的屏蔽壳体部分.整个 TEM 小室呈中心对称结构,测试时两个端口可以互换使用.

TEM 小室是一种 TEM 波导装置,可传输横电磁波,可用来产生或检测已知场的密度,也可用于场的计量校准等.此外,TEM 小室还广泛应用于集成电路的辐射发射测试和抗扰度测试中.TEM 小室内场分布如图 2 所示.

TEM 小室内的场强值可通过输入功率计算,由于小室结构阻抗不完全连续,会形成驻波.所以小室内传输的电压波和电流波一般是由入射波和反射波两部分叠加而成的.电压波和电流波之比等于传输线的特性阻抗.如果驻波效应不明显,测出通过小室的净功率 P_n ,则

$$E = \frac{\sqrt{P_n R_c}}{d}, \quad (1)$$



—— 电力线
- - - - 磁力线

图2 场线分布

Fig.2 Field distribution

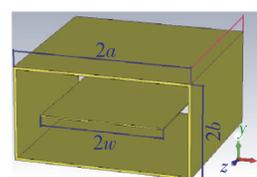
式中 R_c 为小室特性阻抗的实部, P_n 为通过小室的净功率.

1.2 TEM 小室的结构设计

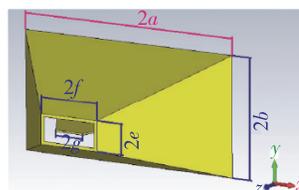
完整的 TEM 小室结构包括主传输段、由主段向同轴线过度的渐变段以及 50Ω 的同轴转接头.整个 TEM 小室为对称结构,其设计应从以下几个方面考量:

- 1) 使可用的测试区域尽可能大;
- 2) 使可用的上限频率尽量高;
- 3) 保持小室各段阻抗的稳定性;
- 4) 使测试区域的电磁场值波动尽量小.

整个参数化建模如图 3 所示,其尺寸由表 1 给出.由于整个模型成中心对称分布,为了简化建模的复杂度,所设的各单位均为实际长度的一半.完成参数化建模后,设置仿真频率、波导端口、网格以及边界条件便可以对内导体的宽度参数进行扫频分析,以保证各段的特性阻抗在 50Ω 左右.



a. 主段



b. 渐变段

图3 TEM小室结构示意图

Fig.3 Schematic diagram of TEM cell

表 1 TEM 小室尺寸参数

主要结构参数	尺寸/mm
主段外宽度 $2a$	150.0
主段外高度 $2b$	80.0
主段内宽度 $2w$	98.3
末段外宽度 $2f$	40.0
末段外高度 $2e$	20.0
末段内宽度 $2g$	19.6

通过对主段宽度进行参数扫描分析,结果如图 4a 所示,整个主段的特性阻抗的大小随着内导体宽度的增加而线性减小,取 w 值为 49.15 mm,即内导体宽度为 98.3 mm 时,主段的特性阻抗正好符合设计要求.主段的设计可以保证测试区域的稳定以及减弱 EUT 对场的影响.

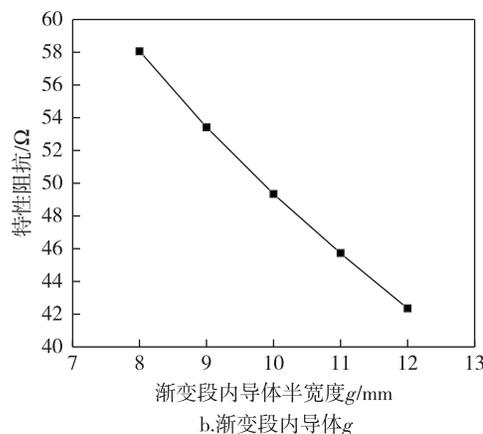
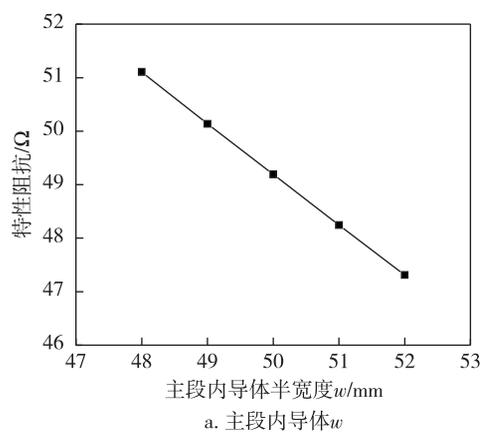


图 4 内导体宽度扫描结果

Fig. 4 Parameter sweep of inner conductor width

末端内导体宽度对特性阻抗影响较大,对其进行参数扫描,结果如图 4b 所示.取 g 的值设为 9.8 mm,即宽度为 19.6 mm 时可以得到 50 Ω 的特性阻抗.TEM 小室的设计中,整体需与同轴转接头相连,

采用的 N 型法兰板外壳需与小室的外导体相连.将外导体延长一小段并封闭其端口,在封闭板上挖出适配于接头大小的孔洞并将其和内导体连接使之成为一个完整的 TEM 波导结构.

2 TEM 小室参数仿真与实测对比

2.1 S 参数仿真

TEM 小室的性能参数包括 S 参数、场均匀性及 EUT 对场分布的影响.性能良好的 TEM 小室一般要求:反射系数小于 -12 dB,传输系数大于 -3 dB,场均匀性优于 2 dB.

从图 5 的仿真结果可知:整个 TEM 小室在 0 ~ 1.95 GHz 的频段内基本保持在反射系数小于 -19 dB 的水平,传输系数则大于 -1 dB,在 2~3 GHz 内也基本满足了反射系数小于 -15 dB.此外,频段内还出现了 3 个谐振点使其在 1.99、2.30 和 2.72 GHz 频率附近的性能急剧恶化.可能是由于整个小室近似为谐振腔,谐振频率处的 TE 模扰乱了电场分布,需采取磁环或吸波材料等对横向电流进行抑制.

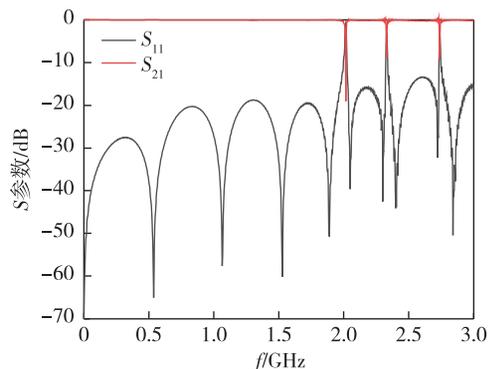


图 5 S 参数仿真结果

Fig. 5 Result of S-parameters simulation

2.2 测试结果

对加工的 TEM 小室用矢量网络分析仪(罗德施瓦茨,型号 ZNB20,频率 100 kHz~20 GHz)进行 S 参数测试,测试平台如图 6 所示,测试频带为 50 MHz~3 GHz.测试结果如图 7 所示,在 50 MHz~2 GHz,满足设计指标,但是在 2~3 GHz 有 3 个谐振点,导致反射系数和传输系数都不满足指标要求.下一节讨论谐振抑制方法.

2.3 谐振频率的抑制

抑制谐振频率的方法有很多,诸如放置磁环、磁条、铁氧体、吸波材料等,还有切割内外导体以开缝的形式抑制表面电流的方法,但具体的效果如何,还

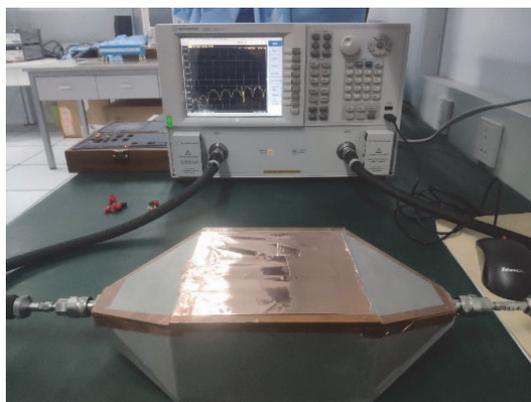
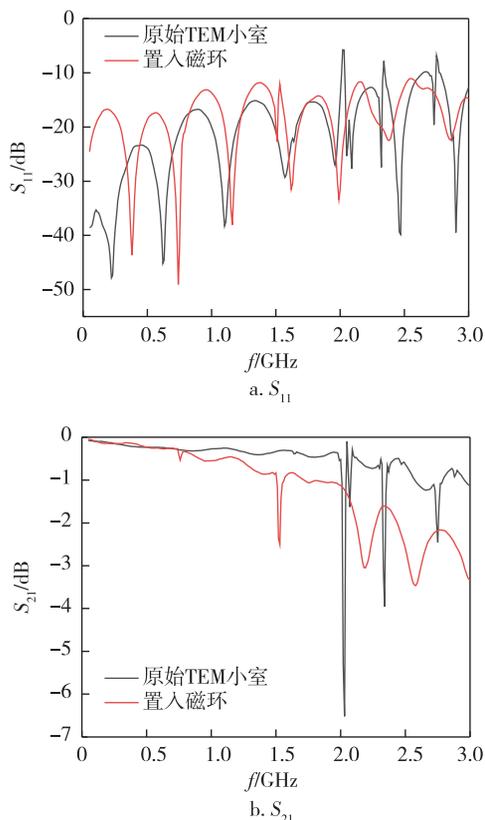


图6 测试配置

Fig. 6 Test configuration

有待实验验证.

本节采用置入磁环的方法对其进行测试.图7是加入磁环前后的 S 参数对比,在置入磁环后,谐振频率处的峰值得到了较好的抑制,反射系数低于 -12 dB,传输系数优于 3.5 dB,可以满足 $0\sim 3$ GHz内测试的基本要求.

图7 置入磁环前后的 S 参数对比Fig. 7 Comparison of S -parameters before and after inserting the magnetic ring

2.4 场均匀性仿真

在TEM小室的测试区,垂直场分量是主分量,水平场分量一般比垂直场分量小一个数量级,可不予考虑.本文仅考察芯板与底板间(即上半腔)垂直场分量 E_y 的分布情况.在绘制测试板时,一般将芯片置于PCB正中间,因此可在小室中间取4条距离顶端不同高度的线上的场值来进行评估各处的场的均匀性,并按下式归一化:

$$E = 20 \lg \frac{E_y}{E_0} \quad (2)$$

场均匀性仿真结果如图8所示,对于 $20\text{ mm} \times 20\text{ mm}$ 的大小的IC芯片,其场均匀度可以达到 ± 0.5 dB,而 $80\text{ mm} \times 80\text{ mm}$ 的区域内仍然可以获得 ± 2 dB的场均匀性.芯片尺寸一般较小,本文设计的TEM小室完全满足要求.EUT的大小对场分布的影响将在下一节中予以探究.

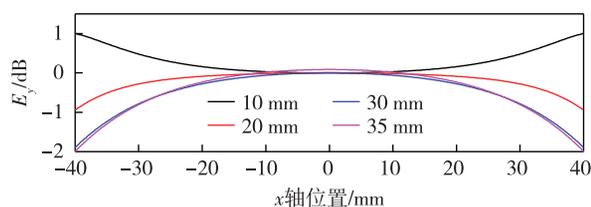


图8 归一化场均匀性仿真

Fig. 8 Normalized field uniformity simulation

2.5 EUT对场分布的影响

TEM小室会对放入其中的EUT(被测物)耦合而产生影响,从而改变TEM小室的特性阻抗及场分布等关键参数.当置入金属物体后,由于理想导体导电率无限大,表面是等势面,内部没有任何电场存在,电磁波将被反射,反射系数取决于金属的复介电常数.而反射的部分电磁波将在TEM小室内来回反射从而影响能量的传输.

IC尺寸较小时,其对场的影响很小.随着尺寸增加到可与开口尺寸比拟时,EUT会在一定程度上影响场的分布与均匀性.本节对置入金属导体的影响进行仿真分析.基于 $1/3$ 准则,本节将在中心位置的金属尺寸设定在 $50\text{ mm} \times 50\text{ mm}$,对其厚度进行扫描分析.

场分布仿真结果如图9所示.当EUT小于 $1/10$ 时,对特性阻抗几乎没有影响;当EUT在 $1/3$ 左右时,已经对阻抗产生了较大的影响,反射系数已经达到 -10 dB,但此时小室依然是可用的.当厚度超过 20 mm 时,反射系数已接近 -5 dB,阻抗已经严重失配,将导致其反射大幅提高,不仅对场分布产生恶劣的

影响还会加大测试误差。

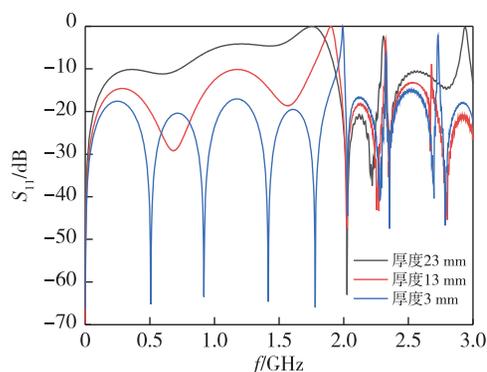


图9 金属 EUT 厚度对 S_{11} 的影响

Fig. 9 Influence of metal EUT thickness on S_{11}

2.6 与国外商业 TEM 小室的对比

美国的 Fischer Custom Communications, Inc (FCC)公司对于不同需求的集成电路提供了一系列 TEM 小室,可用于辐射发射和抗扰度测试.本文设计的 TEM 小室与商业产品的性能对比如表 2 所示.

表 2 与国外商业 TEM 小室的对比

Table 2 Comparison with commercial TEM cell

类型	带宽/GHz	S_{11} /dB	S_{21} /dB	驻波比
本文小室	3	-12	-3.5	1.7
FCC 小室	3	-15	-2.5	1.4

本文所设计的 TEM 小室与 FCC-TEM-JM 系列适用同样的 IEC 标准,并在最大的受试设备的尺寸、最大功率容量、转接头等方面有着几乎相当的水平.总体而言,反射系数相差 3 dB 左右,传输系数相差 1 dB.但本 TEM 小室场均匀性更佳且制作成本远远低于商业 TEM 小室.

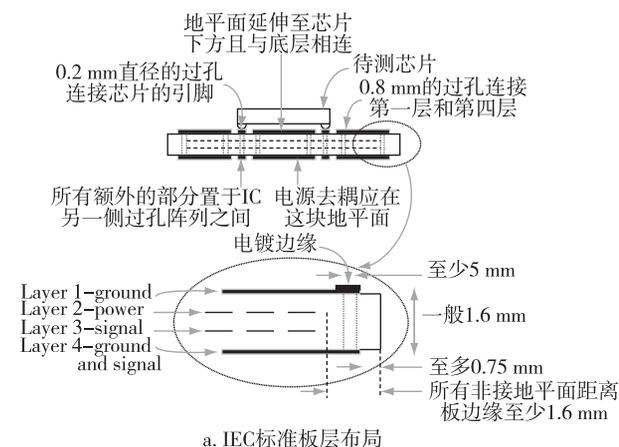
3 IC 辐射发射测试

3.1 测试 PCB

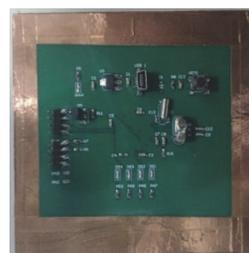
本次实验所选用的芯片型号为 STM32F103RCT6,32 位高性能处理器,其时钟频率高达 72 MHz.芯片供电电压 3.3 V,内部还有 40 kHz 的 RC 振荡器,同时也外接了一个 32.768 kHz 的晶振作为 RTC 时钟源.芯片内有多达 12 个通信接口.

根据 IEC 的标准^[8],如图 10 所示,整个 PCB 分为 4 层:第 1 层为电源层,受试 IC 处在底层并通过 0.2 mm 的过孔将引脚连出;第 2 层为电源走线层,同时须保证电源去耦电容处在过孔阵列的内侧;第 3 层则是信号线层,将芯片引出的引脚线与各个模

块相连;最后一层是与第 3 层共用的信号线层,在走线完毕后还需将整层进行铺地以隔绝外界的辐射,提升 TEM 小室本身的抗干扰能力.在板层设计完成后,在板边缘部分需将一定范围内的阻焊层开窗,这样可以使得裸露出的电镀层在与 TEM 小室的外导体相连以保证接地的完整性,进一步增强其对外界的抗干扰能力.



a. IEC 标准板层布局



b. PCB 实物图

图 10 IEC 标准测试板

Fig. 10 Layout(a) and picture(b) of IEC standard test board

在完成硬件调试后对 4 种测试代码进行编译,采用 ST-LINK 将程序烧录至板中,显示红灯闪烁则说明程序已烧录成功.通过 USB-TTL 线将测试板连接至电脑的端口并打开串口监视器发送任意字符,端口可返回目前的室内温度.本次实验包括了 I/O 口、温度传感器、串口、ADC 以及 SPI FLASH 4 种测试代码.

3.2 测试结果与分析

TEM 小室用于辐射发射测试配置如图 11 所示,实际测试平台如图 12 所示.TEM 小室的一个端口连接 50 Ω 负载,另一个端口通过预放大器将结果输出至频谱分析仪,但实际用于测试尚有很多需注意的地方.TEM 小室内必须没有被测频率范围内的高次谐波;使用 EMI 接收机的频谱仪模式时,需采用最大保持模式;若信号被淹没在噪声中,则需采用低噪声

放大器对微弱信号进行放大,提高信噪比;放大器需与小室的输出端口直连,避免外部的干扰耦合进入小室的内部而影响测量结果;在使用电源供电时,可以在电源线上加载磁环用以抑制电磁脉冲。

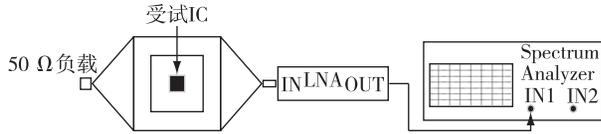


图 11 测试配置示意图

Fig. 11 Schematic diagram of test configuration



图 12 IC 辐射测试图

Fig. 12 Picture of IC radiation test

分别对串口通信、ADC、SPI 以及温度传感器的运行代码分别烧录,并对同一方向的结果进行比较。串口和 ADC 辐射测试结果如图 13 所示,将串口和 ADC 两个结果对比可发现其主要的差异集中在 70 MHz 至 120 MHz 之间,其中 SPI 和 ADC 分别为芯片内部的调用与读取,而温度传感器和串口通信需要外部的数据传输线,这可能是导致 121 MHz 左右相差较大的原因。

如表 3 所示:在使用 ADC 时所产生的辐射最大,在 70.6 MHz 最大可达 51.3 dB μ V;其次是外部的串口和温度传感器在使用数据线传输数据时,会在 121 MHz 左右产生最大值;读取 SPI Flash 缓存时所产生的辐射最小。

表 3 各状态下的辐射水平对比

Table 3 Comparison of radiated emission levels in each state

状态	最大值/dB μ V	频率点/MHz
ADC	51.3	70.6
串口	50.1	121
温度传感器	49.5	121
SPI Flash	48.7	70.6

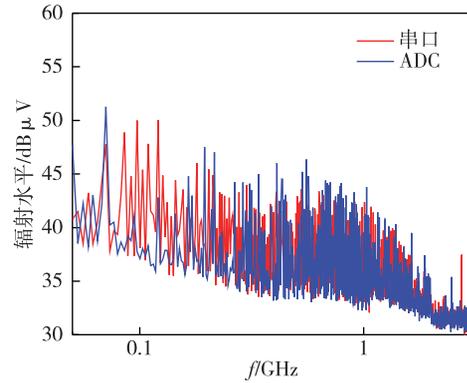


图 13 串口与 ADC 辐射水平对比

Fig. 13 Comparison of serial port and ADC radiation level

EUT 在运行 ADC 代码时,所产生的辐射骚扰最大,这些辐射可能是由数据传输时所对应的时钟频率或其谐波所造成的。所以在晶振或振荡电路外围需要以最短的布线与尽量多的滤波电容接地才能较好地抑制这种辐射。

4 结束语

本文设计了一款符合 IEC 标准的 TEM 小室,在 0~3 GHz 内获得了小于 -12 dB 的反射系数与优于 -2.5 dB 的传输系数。此外,该 TEM 小室的测试区域场均匀性优于 ± 2 dB 并给出了 EUT 大小对场分布的影响。最后本文采用所设计的 TEM 小室对 IC 辐射进行了测试与分析。

参考文献

References

- [1] 黄犇.电子设备电磁兼容性的重要性及检测技术[J].电子技术与软件工程,2016(19):144
HUANG Ben. Importance of electromagnetic compatibility of electronic equipment and testing technology[J]. Electronic Technology and Software Engineering, 2016 (19): 144
- [2] 季飞,吴祥应,赖声礼.横电磁波传输室的三维 FDTD 法分析[C]//1997 年全国微波会议论文集.青岛,1997:40-42
JI Fei, WU Xiangying, LAI Shengli. Three-dimensional FDTD analysis of TEM cell [C] // Proceedings of the 1997 National Microwave Conference. Qingdao, 1997: 40-42
- [3] Carbonini L. Comparison of analysis of a WTEM cell with standard TEM cells for generating EM fields [J]. IEEE Transactions on Electromagnetic Compatibility, 1993, 35 (2): 255-263
- [4] Lorch R, Monich G. Mode suppression in TEM cells [C] // Proceedings of Symposium on Electromagnetic Compatibility. August 19 - 23, 1996, Santa Clara, CA, USA.

- IEEE,1996:40-42
- [5] Deng S W, Pommerenke D, Hubing T, et al. An experimental investigation of higher order mode suppression in TEM cells [J]. IEEE Transactions on Electromagnetic Compatibility, 2008, 50(2) :416-419
- [6] 温舒桦,胡玉生,祝加林. TEM 小室高次模及谐振抑制的有限元分析 [J]. 安全与电磁兼容, 2012 (5) : 80-83,102
WEN Shuhua, HU Yusheng, ZHU Jialin. Finite-element analysis on suppression of higher-order modes and resonances in TEM cell [J]. Safety & EMC, 2012 (5) : 80-83,102
- [7] 陈军,万发雨,范盼. 新型宽带横电磁波小室的设计 [J]. 合肥工业大学学报(自然科学版),2016,39(7):938-942
CHEN Jun, WAN Fayu, FAN Pan. Design of novel broadband TEM cell [J]. Journal of Hefei University of Technology (Natural Science), 2016, 39(7) :938-942
- [8] International Electrotechnical Commission (IEC). Integrated circuits; measurement of electromagnetic emissions, 150 kHz to 1 GHz Part 2. measurement of radiated emissions; TEM cell and wideband TEM cell method [S]. IEC 61967-2, 2005

Design and test application of broadband TEM cell

YUAN Zhongzhu¹ WAN Fayu¹

¹ School of Electronics & Information Engineering, Nanjing University of Information Science & Technology, Nanjing 210044

Abstract This paper proposes a Transverse Electric and Magnetic field (TEM) cell that meets the IEC standard to test the electromagnetic compatibility of Integrated Circuits (IC). The TEM cell is featured with less than -12 dB of reflection coefficient and better than -2.5 dB of transmission coefficient in frequency range of 0–3 GHz. The Computer Simulation Technology (CST) software is used to simulate the impedance, S-parameters, field uniformity and the influence of Equipment Under Test (EUT) on the field of the TEM cell, moreover, the TEM cell is fabricated and compared with commercial TEM cell. In addition, an electromagnetic compatibility test board is made according to the IEC standard, which is then used to measure the IC radiation emission with the TEM cell. The analysis of the measurement results indicates some aspects to improve the electromagnetic compatibility of the integrated circuits.

Key words TEM cell; S parameter; field uniformity; IC chip; electromagnetic compatibility