

吴小平¹ 刘继业² 郑士源¹ 吴亮¹

基于变压器反馈的平坦噪声系数超宽带 CMOS 低噪声放大器

摘要

在系统中集成超宽带(UWB)收发机芯片用于支持室内定位正成为移动通信终端技术发展的一个重要趋势.在超宽带收发机中,低噪声放大器(LNA)是一个核心功能模块.超宽带的全频段(3.1~10.6 GHz)覆盖要求给低噪声放大器的设计带来了巨大挑战,尤其是在宽带匹配及在带内维持平坦的噪声系数的情况下.传统的低噪声放大器架构应用在超宽带设计时,噪声、增益和输入匹配之间存在较明显的性能折中关系,因此无法达到良好的综合性能指标要求.本文采用基于变压器反馈的输入匹配的第一级架构和多功能第二级输出驱动结构,实现了平坦的噪声系数和高增益等性能.基于TSMC 65 nm工艺设计的电路仿真结果表明,该低噪声放大器在3.1~10.6 GHz全频段内,可实现输入匹配 $S_{11} < -10$ dB,增益 > 17 dB,噪声系数 2.71 ± 0.28 dB,1-dB压缩点 -17.5 dBm等指标,电路整体功耗为32.8 mW.因此,综合性能 I (FoM-I)和综合性能 II (FoM-II)分别可达2.32和0.41.

关键词

低噪声放大器;变压器反馈;超宽带;高增益

中图分类号 TN722

文献标志码 A

收稿日期 2020-12-19

资助项目 广东省重点领域研发计划(2018B010115001)

作者简介

吴小平,男,副研究员,研究方向为射频集成电路系统设计. xiaopingwu1@link.cuhk.edu.cn.

0 引言

互补金属氧化物半导体(CMO)技术以其易于集成、较低成本和较高良率的优势在射频芯片领域有广泛的使用.在室内定位等移动通信技术的发展趋势下,接收机前端的超宽带(Ultra-WideBand, UWB)频段(3.1~10.6 GHz)低噪声放大器(Low Noise Amplifier, LNA)模块的设计是一个非常重要的挑战.优良的UWB LNA应具有高增益、低输入反射损耗、良好的输出匹配、低而平坦的噪声系数和高线性度等指标.其中,高线性度在UWB脉冲系统中的地位举足轻重,可以使波形在放大后不易失真^[1].

传统的低噪声放大器架构在超宽带实现时,噪声、增益和输入匹配之间存在较明显的性能折中关系,因此无法达到良好的综合性能指标要求.而传统的UWB LNA宽带输入匹配在信号输入端配置多个LC(电感、电容)匹配网络改变输入回波损耗的曲线特性,但是片上LC的低品质因数不仅会引入较大的噪声,而且存在增益衰减^[2].近年来,一种采用电感反馈的输入匹配结构在宽带匹配中展现了优势^[3],该结构在输入匹配的情况下允许有更高的晶体管跨导来提高增益并减小噪声.此外,传统结构的UWB LNA多采用单端结构,并配置源跟随器做输出驱动,但单端结构的抗干扰能力较差.对于源跟随器而言,虽然其结构的输出阻抗很小,但在差分结构中差分转单端功能的缺少使芯片不易测试,而且LNA整体的线性度也会被限制.综合来看,良好的增益平坦和群时延变化已经可以实现^[4],高增益的UWB LNA也可以实现^[5],但是文献[5]等高增益LNA的噪声系数比较差.低噪声(< 3 dB)且平坦噪声系数(< 0.3 dB)的高增益LNA还没有被设计.综上,UWB频段的高增益低噪声放大器的总体性能还比较低.

尽管是低频设计,文献[3]的高综合性能依然可以给高增益UWB LNA的性能改善带来启发.本文采用基于变压器反馈的共源共栅结构作为第一级,一种多功能输出驱动结构作为第二级,使该LNA实现了高增益下良好且更平坦的噪声系数和更优的综合性能.在版图后仿真部分中,LNA芯片偏置电压上的金属焊盘(pad)、pad连接到外部电源的金丝键合线和版图内部金属长连线的寄生效应均被考虑进去.仿真结果表明,在差分结构的虚地特性下,它们对LNA的影响被极大地抑制.

1 香港中文大学(深圳)理工学院,深圳,518172

2 西安电子科技大学 微电子学院,西安,710071

1 变压器反馈和输入阻抗

图 1 是该 LNA 采用的结构,图 2 是其单端等效的第一级结构原理.其中: V_s 是电压小信号的输入端, V_{o1} 是该级的输出端; M_1 和 M_2 是同长同宽的增强型 NMOS 晶体管, M_3 为增强型 PMOS 晶体管;电阻 R_s 模拟输入测试探针的阻抗,默认 50Ω ;初级电感 L_p 和次级电感 L_s 形成的变压器用于输入匹配;初级线圈和次级线圈的圈数比为 $n:1$,耦合系数为 k ;电感 L_k 和电阻 R_L 串联作为输出负载,等效阻抗为 R_p .

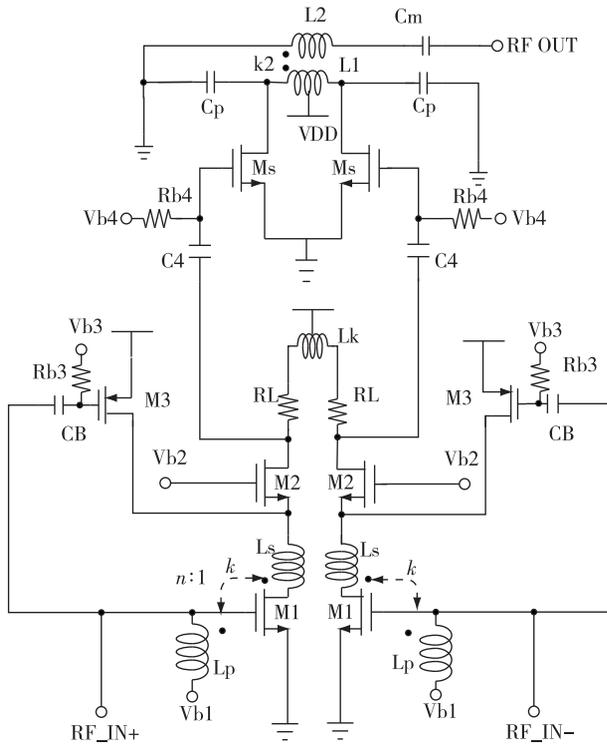


图 1 低噪声放大器原理

Fig. 1 Schematic of Low Noise Amplifier (LNA)

经小信号模型分析,该 LNA 的输入导纳可表达为(假设 C_B 足够大):

$$Y_{in} = s \left(1 + \frac{g_{M1}}{g_{M2}} \right) C_{gd1} + s C_{gs1} + \frac{1}{sL_p} + \frac{k}{n} g_{M1} + s^2 L_s g_{M1} C_{gd1}, \quad (1)$$

式中 $s = j\omega$, C_{gd1} 为管子 M_1 的栅漏电容, g_{M1} 和 g_{M2} 分别是 M_1 和 M_2 的跨导, ω 则为信号频率.式(1)表明该 LNA 输入导纳的实部为 $\frac{k}{n} g_{M1} - \omega^2 L_s g_{M1} C_{gd1}$, 其虚部和实部共同受到密勒电容 C_{gd1} 的影响.因此为了实现良好的宽带匹配,共源共栅结构会有助于减小信号输入端的密勒电容从而改善频率响应特性.

良好的宽带匹配还需要输入匹配变压器有高耦

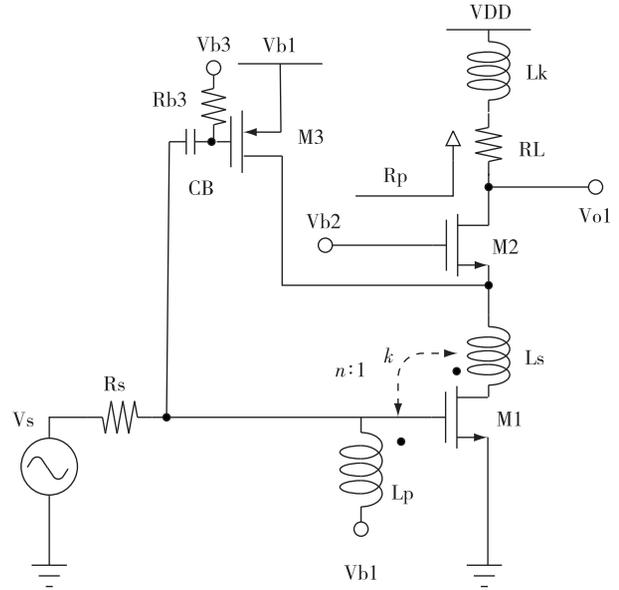


图 2 基于变压器反馈的第一级放大器单端结构

Fig. 2 Single-ended first stage of LNA with transformer feedback

合系数.在高耦合系数的作用下,一方面实部阻抗的匹配可以仅通过调整输入匹配变压器的圈数比来轻松实现;另一方面,高 k 值下其在频段的变化幅度也会减小,从而使匹配好的实部阻抗在频带内的变化也会减小.从式(1)输入导纳的虚部来看, S_{11} 的最低频率值是由初级线圈的电感值、栅源寄生电容 C_{gs1} 和其他寄生电容共同决定的.这种输入匹配结构的好处是,与传统的共栅极放大器(输入电阻为 $\frac{1}{g_{M1}}$)对

比, $\frac{n}{k}$ 大于 1 时在宽带匹配的时候晶体管 M_1 的跨导值可以有较大的提升,这有助于第一级增益和噪声系数的改善.

沿此思路设计的电感反馈变压器如图 3 所示.为了实现较大的耦合系数 k ,电感 L_p 和 L_s 采取了交错式跨接的方法, M_8 (版图中第 8 层金属) 为换层跨接, M_9 为变压器主体部分.线间距为最小的 $2 \mu\text{m}$,线宽取 $3 \mu\text{m}$,变压器的最终尺寸为 $158 \mu\text{m} \times 158 \mu\text{m}$.

耦合系数的电磁仿真结果如图 4 所示.仿真结果表明,在 3.1 GHz 输入匹配变压器的耦合系数大于 0.68.在 $3 \sim 10 \text{ GHz}$,耦合系数为 $0.68 \sim 0.95$. L_p 在 6.5 GHz 处约为 3.4 nH , L_s 约为 0.9 nH .两者圈数比为 $3.5:2 = 1.75:1$.

2 电流复用和噪声抵消

为了减小放大器的噪声系数 (Noise Figure,

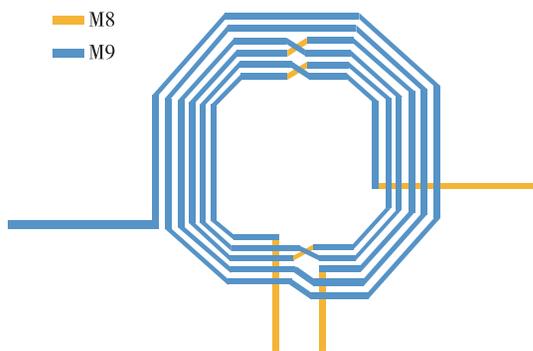


图3 输入匹配变压器

Fig.3 Input matching transformer

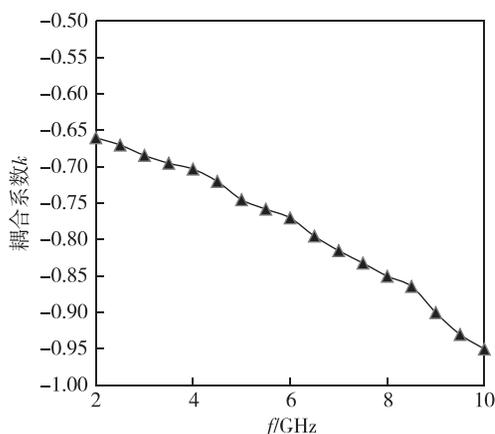


图4 输入匹配变压器的耦合系数仿真

Fig.4 Coupling factor simulation of input matching transformer

NF),该LNA的第一级沿用了文献[3]中的噪声消除方法.图5列出了3个噪声节点A,X和Y便于分析.首先确定需要优化的噪声来自电阻 R_s 和 M_1 ,因为后一级的噪声会被前一级的增益所抑制,优化这两处的噪声源可以显著地减小噪声系数.在图6的噪声分析中,假设来自 M_1 的噪声以对地电流(设为 i_{N1})的形式出现,那么 i_{N1} 在节点A处的等效电压噪声可以表示为

$$v_A = \frac{-\frac{k}{n} R_s i_{N1}}{1 + g_{M1} \frac{k}{n} R_s} \quad (2)$$

式(2)表明,在输入匹配变压器的作用下, M_1 的噪声电流方向和其在A处产生的等效电压噪声 v_A 互为反向.而在Y节点,由 i_{N1} 引起的输出噪声电流 $i_{NY} =$

$$\frac{i_{N1}}{1 + g_{M1} \frac{k}{n} R_s}$$

和 i_{N1} 互为同向,因此,容易想到将A处的电压噪声 v_A 经 M_3 的跨导 g_{M3} 放大并转换为噪声电

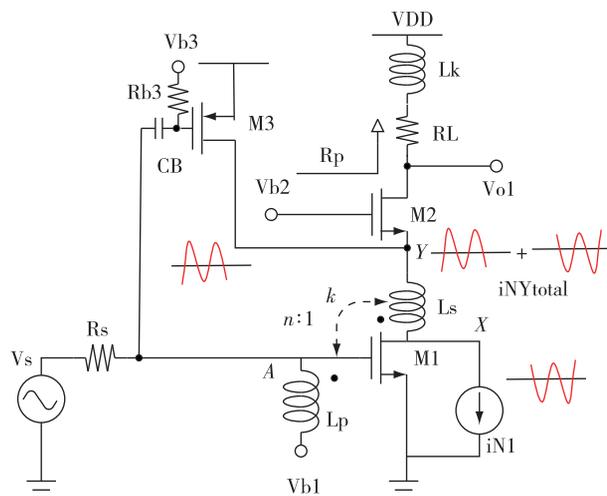


图5 电流复用和噪声消除

Fig.5 Current reuse and noise cancellation

流,与Y处的 i_{NY} 进行适当叠加,便能达到噪声抵消的效果.Y处的总电流噪声 $i_{NYtotal}$ 可以表示为

$$i_{NYtotal} = \frac{(1 - \frac{k}{n} R_s g_{M3}) i_{N1}}{1 + g_{M1} \frac{k}{n} R_s} \quad (3)$$

由此,晶体管 M_3 的存在可以用于噪声抵消,这里使用电容 C_B 和电阻 R_{b3} 做 M_3 的直流偏置, C_B 隔直的同时也用于耦合噪声和输入信号.需要注意的是过小的 C_B 会使输入匹配和噪声抵消能力变差.通过增益分析易得, M_3 的引入增大了LNA的总跨导,因此在噪声分析中等效总跨导为 $g_{M1} + g_{M3}$.若同时考虑 M_1 和 M_3 的噪声,则总的噪声系数可以表示为

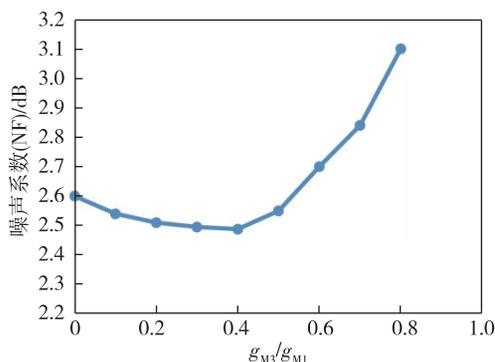
$$F = 1 + \frac{\gamma}{g_{M1} R_s} + \frac{4}{R_p R_s (g_{M1} + g_{M3})^2 \beta^2} \quad (4)$$

γ 为 M_1 和 M_3 的噪声因数(假设相等),而(4)中的 β 为

$$\beta = \frac{r_{01}/r_{03}}{r_{01}/r_{03} + 1/g_{M2}} \quad (5)$$

式(5)中的 r_{01} 和 r_{03} 分别是 M_1 和 M_3 的输出电阻,它们的比值相当于两个晶体管跨导的比值.这里 M_1 选择了宽 $64 \mu\text{m}$,长 60 nm 的NMOS管, M_3 选择了宽 $90 \mu\text{m}$,长 60 nm 的PMOS管(节省功耗).图6表明在 6.5 GHz 处,LNA噪声系数和 M_3 与 M_1 跨导比值的关,并可以确定 M_1 和 M_3 的最佳跨导设置.

由图6可见, g_{M3}/g_{M1} 的最优值约为0.4.为了进一步节省功耗, M_3 将抽取一部分 M_2 的电流做偏置(电流复用).但从增益的角度来看, M_2 电流的减少也会使其跨导下降.为了补偿一部分 M_2 的跨导损耗,在

图6 噪声系数和 M_3, M_1 跨导比值的关系Fig. 6 Relationship between noise figure and g_{M3}/g_{M1}

差分结构中使用了交叉耦合电容的方法来提高跨导^[6].此外,输入匹配变压器对增益也有一定的损耗,即在A点的输入电压信号 V_{in} 会在变压器的作用下产生一部分感应电流来抵消输入电流小信号 $g_{M1}V_{in}$, 从而降低总增益.但该对抗电流的值相对 $g_{M1}V_{in}$ 较小,约为 $\sqrt{\frac{1+Q_p^2}{Q_p^2}} \frac{V_{in}nk}{\omega L_p}$, 其中 Q_p 为 L_p 的品质因数.

3 第一级负载端零点补偿和平坦噪声

由式(4)可知,噪声系数的变化主要由阻抗 R_p 随频率的变化而变化.因此为了达到平坦噪声系数,第一级的输出负载不能选择 LC 谐振腔,因其阻抗变化在共振频率附近很大从而无法满足设计要求.选择电感 L_k 和电阻 R_L 串联做负载端即可以得到较小的阻抗变化,又可以阻碍 UWB 频段的高频小信号泄漏.另一方面,电感和电阻的串联会引入一个左零点来补偿增益的频率相应的带宽,使增益曲线更加平坦.另一个要考虑的设计因素是如何让 3.1 GHz 和 10.6 GHz 处的 NF 值尽可能保持相等并将 NF 最低点设计在 UWB 频段之间,综上才可以实现最平坦的噪声系数.

4 多功能输出驱动设计

由于超宽带 LNA 需要平坦的增益,在满足 3.1~10.6 GHz 的输入匹配下需要保证大的 3-dB 带宽.尽管第一级结构使用了零点补偿,其带宽依然无法满足频带的 80%.因此可以考虑增加第二级做增益叠加来实现平坦增益,原理如图 7 所示.

根据图 7,第二级的作用主要是负责 5~10 GHz 的信号增益.由于第一级的 3-dB 带宽在补偿后有所

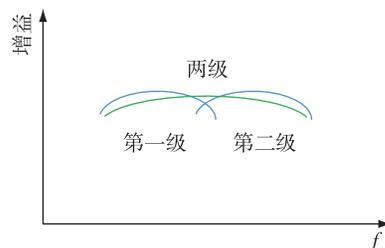


图7 两级增益平坦方法示意

Fig. 7 Diagram of flat gain method using two stages

提升,第二级的带宽可以不做严格要求.第二级还需要解决输出匹配的问题.为了方便芯片测试,该级还需具有差分信号转单端的功能,因此需要设计一个片上驱动.综上,第二级多功能输出驱动设计的原理如图 8 所示.

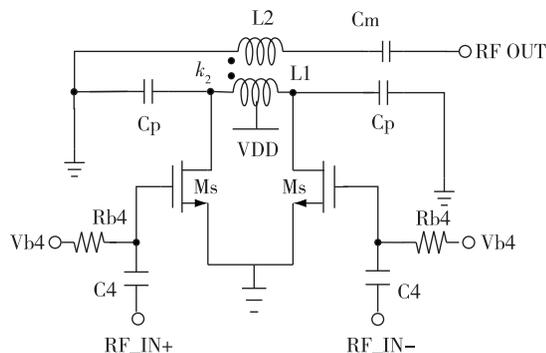


图8 多功能输出驱动

Fig. 8 Multi-functional output driver

第二级是差分结构的输出驱动,输入端为差分输入,第一级的小信号由电容 C_4 耦合进第二级晶体管 M_s .偏置电压 v_{b4} 用于 M_s 的直流偏置,并避免输出端 V_{o1} 处的直流工作点和管子 M_s 的直流工作点产生冲突. L_1 为初级线圈, L_2 为次级线圈,二者耦合系数为 k_2 .由于输出测试探针的特征阻抗也为 50Ω ,则在单端分析下从 M_s 的漏端看进去的阻抗也应满足 50Ω 匹配. L_1 端的半边串联等效输出阻抗 Z_1 反映到 L_2 端的并联阻抗值 Z_2 为

$$Z_2 = \frac{Z_1}{\left(\frac{n_{12}}{k_2}\right)^2}, \quad (6)$$

n_{12} 为 L_1 和 L_2 的圈数比, k_2 为输出驱动的变压器耦合系数.为了方便设计,这里选择圈数比为 1:1.同理,高耦合系数 k_2 可以保证 Z_2 在频带的阻抗变化幅度较小来做较可靠的输出匹配.输出匹配则需要 L_2 和 Z_2 的并联阻抗满足 50Ω ,若考虑半边电路,从 M_s 的

漏端看进去的输出阻抗表达式约为

$$Z_1 = Z_{outM_s} = \left(\frac{L_1}{2} + M L_2 \right) \parallel (C_p + C_{dss}) \parallel r_{os}, \quad (7)$$

其中 M 是输出变压器的互感, C_{dss} 为 M_s 的漏源间的寄生电容.注意到输出电阻实部和 r_{os} 有密切关系, \parallel 代表并联,而

$$r_{os} = \frac{\frac{1}{\lambda} + V_{dss}}{I_{Ds}}, \quad (8)$$

V_{dss} 是 M_s 的漏源间电压, I_{Ds} 是 M_s 的直流偏置电流, λ 是晶体管 M_s 的长度沟道调制参数,一般在 $0 \sim 0.2 \text{ V}^{-1}$ 之间.从式(8)可得,输出电阻和偏置电流存在折中. M_s 直流偏置电流过大会提高放大器的功耗,而过小会导致 r_{os} 增大从而使 S_{22} 失配严重.为了降低输出电阻的实部,并联多个 M_s 晶体管(相当于并联多个 r_{os})是一种有效的方法,但依然需要和功耗做折中考考虑.在信号输出端,单端输出的匹配电容 C_m 可以直接调整输出电阻的虚部.虽然变压器做输出的线性度要比有源器件好,但是两级的高增益需要给输出信号留出足够的电压摆幅裕度,因此这里 L_1 的中心抽头处需要连接 1.2 V 电源电压,用 v_{b4} 来控制功耗和输出电阻的值.

除此之外,输出驱动变压器的设计还需考虑信号的衰减带宽和衰减中心频率.从文献[7]中可得一些指导思想.对于衰减带宽,其至少需要覆盖 UWB 全频带.这里不妨定义 UWB 频段的上界频率 f_U 为 11 GHz ,下界频率 f_L 为 3 GHz ,而上界频率与下界频率之比又与变压器的耦合系数直接相关,表达式为

$$\frac{f_U}{f_L} = \frac{1 + k_2}{1 - k_2}, \quad k_2 < 1. \quad (9)$$

由此可以估算出在 UWB 频段, k_2 需要大于 0.6 .对于衰减中心频率,这里不妨假设有一个圈数比为 $1:1$ 、初级线圈为 L'_p 的简单变压器模型,且 L'_p 端存在一组值 R 的串联电阻,则衰减曲线的中心频率 f_{pk} 约为

$$f_{pk} = \frac{R}{2\pi L'_p(1 - k^2)}. \quad (10)$$

综合式(8)和式(9)的结果可得图9的输出驱动变压器的版图设计.其中电感主体层数选择 M9,变压器内径为 $70 \mu\text{m}$.同样为了得到较大耦合系数,这里依然和输入匹配变压器一样,采用交错式跨接法,线间距为 $2 \mu\text{m}$.仿真显示,耦合系数 k_2 在 3 GHz 处大于 0.7 , 6.5 GHz 处 L_1 的电感值约 5.8 nH , L_2 电

感值约为 1.62 nH .

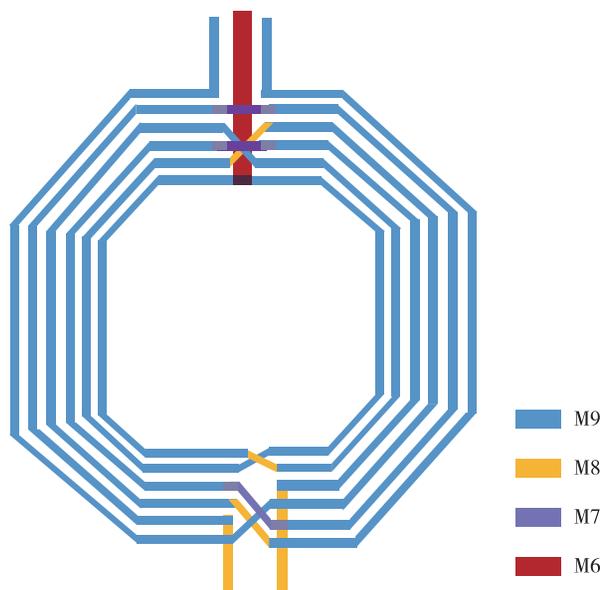


图9 输出变压器版图设计

Fig. 9 Output transformer layout design

5 仿真结果与性能比较

5.1 S 参数、噪声系数、稳定性、功耗和线性度仿真

本节通过 Cadence 和 Sonnet 的仿真来验证该结构的有效性.图10是 UWB LNA 的 S 参数仿真,且晶体管的寄生参数、版图中长连线的寄生电感和寄生电容都已考虑,差分输入的信号拟来自片外巴伦,所有电源接 1 nH 的电感来模拟键合线,输入和输出信号端口各接 $35 \sim 37 \text{ fF}$ 的电容来模拟管脚的电容.

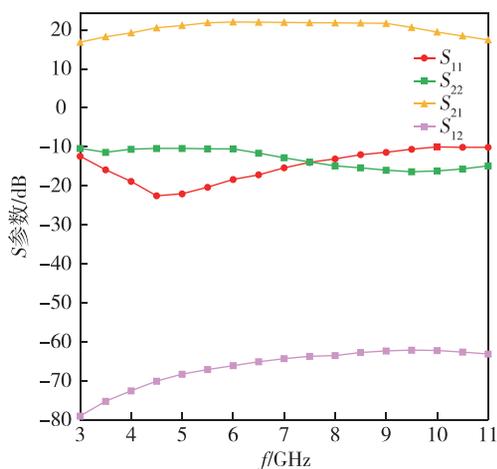


图10 S参数仿真

Fig. 10 Simulation of S-parameters

在 $3.1 \sim 10.6 \text{ GHz}$ 的频率范围下, LNA 的增益

(S_{21}) 为 20 ± 2.6 dB, 3-dB 带宽为 $10.45-3.66=6.8$ GHz, 占 UWB 频带的 90.5%. S_{11} 范围为 $-10 \sim -22.4$ dB. S_{22} 范围为 $-9.57 \sim -16$ dB, 反向隔离度(S_{12}) < -60 dB. 在电源电压 1.2 V 的工作条件下, 核心电路的静态功耗为 32.8 mW.

图 11 是 LNA 噪声系数(NF)仿真, NF 值为 2.71 ± 0.28 dB.

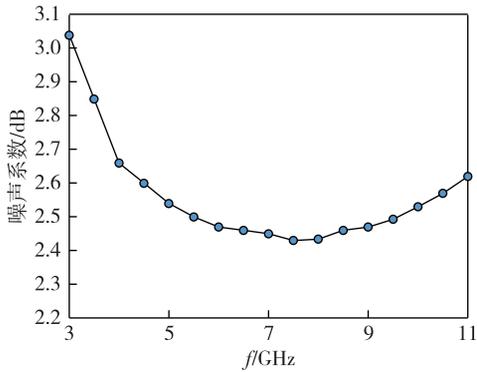


图 11 噪声系数仿真
Fig. 11 Noise figure simulation

图 12 为 LNA 的稳定性仿真, K_f 全频带大于 1, B_{1f} 大于 0.86, 表明该 LNA 稳定工作. 其中 K_f 和 B_{1f} 为衡量 LNA 稳定性的参数. 其中 LNA 的无条件稳定条件为 K_f 大于 1 且 B_{1f} 大于 0. 二者分别为

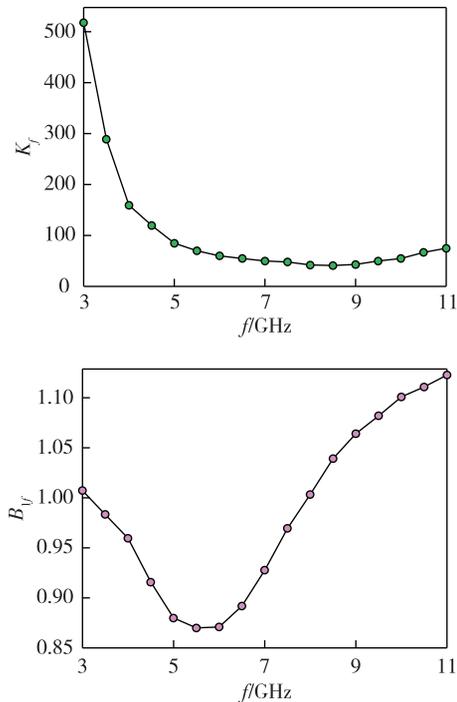


图 12 稳定性仿真
Fig. 12 Stability simulation

$$K_f = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |S_{11} S_{22} - S_{12} S_{21}|^2}{2 |S_{12} S_{21}|}, \quad (11)$$

$$B_{1f} = 1 + |S_{11}|^2 - |S_{22}|^2 - |S_{11} S_{22} - S_{12} S_{21}|^2. \quad (12)$$

图 13 是 LNA 的 1-dB 压缩点仿真, 用来衡量 LNA 线性度. 横轴代表输入信号在 6.5 GHz 处的功率, 纵轴代表 LNA 输出端口的小信号功率. 在 6.5 GHz 处, 1-dB 压缩点为 -17.5 dBm.

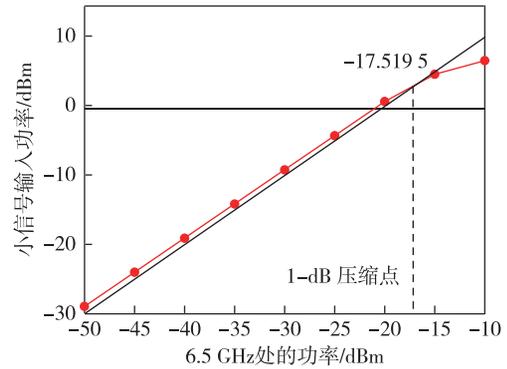


图 13 1-dB 压缩点仿真
Fig. 13 Simulation of 1-dB compression point

5.2 性能对比

本节列出了以往较好的 UWB LNA 的性能, 并与本文的 LNA 性能进行对比. 这里对比文中的仿真结果, 并给出 FoM-I 和 FoM-II 的值. FoM-I 衡量不考虑线性度的放大器性能, FoM-II 为考虑线性度的放大器性能. 二者的计算公式分别如下:

$$\text{FoM-I} = (\text{平均增益} \times (3\text{-dB 带宽})) / [(\text{功耗} \times (\text{平均噪声系数} - 1))], \quad (13)$$

$$\text{FoM-II} = (\text{三阶交调点} \times \text{平均增益} \times (3\text{-dB 带宽})) / [(\text{功耗} \times (\text{平均噪声系数} - 1))]. \quad (14)$$

其中: 平均增益和噪声系数单位: dB; 3-dB 带宽单位: GHz; 功耗和三阶交调点单位: mW.

表 1 主要对比 CMOS 工艺下高增益^[5,11]的 UWB LNA 的仿真性能, 并将其他 UWB LNA 的性能列出. 可以看出, 在平均增益为 20 dB 左右时, 本文 LNA 有最低的平均噪声系数 2.71 dB, 且在所有 LNA 中噪声系数最平坦(± 0.28 dB)同时, 高增益下本文 LNA 有比文献[5]和文献[11]更高的 1-dB 压缩点, 在差分结构下, 其功耗也比文献[5]的低. 最后, 对比文献[5]和文献[11]的高增益 LNA, 本文结构的 FoM-I 和 FoM-II 更优. 因此本文 LNA 更适于用在要求高增益、低噪声及对噪声变化敏感的场景中.

表1 LNA性能对比

Table 1 LNA performance comparison

| 尺寸/ μm | 文献 | 带宽/GHz | S_{11} /dB | S_{22} /dB | NF/dB | S_{21} /dB | V_{DD} /V | P_{DC} /mW | P1-dB/dBm | 结构 | FoM-I | FoM-II |
|-------------------|------|-----------------------------|--------------|--------------|-----------------|-----------------|--------------------|---------------------|-----------|----|-------|--------|
| 0.18 | [4] | 3.1~10.6 | -15~-8.2 | -12~-8.3 | 2.5 \pm 0.8 | 12.6 \pm 0.25 | 1.8 | 18 | -7 | 单端 | 2.2 | 4.39 |
| 0.18 | [8] | 3.1~10.6 | -35~-10 | -25~-10 | 3.58 \pm 0.5 | 13.5 \pm 0.6 | 1.8 | 10.4 | -22 | 单端 | 2.67 | 0.17 |
| 0.09 | [9] | 3.1~10.6 | -26~-9 | | 4.5 \pm 2 | 12.25 \pm 1.8 | 1.2 | 7.2 | -12 | 单端 | 2.22 | 1.4 |
| 0.13 | [10] | 3.1~10.6 | -25~-8.5 | -30~-7 | 1.95 \pm 0.25 | 17.5 \pm 0.5 | 1.2 | 9 | -16 | 单端 | 11 | 2.76 |
| 0.18 | [11] | 3.1~10.6 (3-dB;3.1~7) | -25~-10.8 | | 3.4 \pm 0.3 | 18.7 \pm 1.4 | 1.2 | 14.6 | -19.5 | 单端 | 2 | 0.22 |
| 0.09 | [5] | 3.1~10.6 (3-dB;3.5~8.5) | -32~-18 | | 6 \pm 0.5 | 20 \pm 3 | 1.2 | 34.8 | -19.7 | 差分 | 0.48 | 0.05 |
| 0.065 | 本文 | 3.1~10.6 (3-dB;3.6~10.4) | -22~-10 | -16~-9.5 | 2.71 \pm 0.28 | 20 \pm 2.6 | 1.2 | 32.8 | -17.5 | 差分 | 2.32 | 0.41 |

6 结束语

本文利用基于变压器反馈的输入匹配的第一级架构和二级电感反馈的多功能输出驱动结构,实现了高增益下更低更平坦的噪声系数和更优的平均性能.差分结构也使该放大器比单端结构有更好的抗干扰和共模抑制能力.

参考文献

References

- [1] Chiu Y T, Lin Y S, Chang J F. A 18.85 mW 20–29 GHz wideband CMOS LNA with 3.85 \pm 0.25 dB NF and 18.1 \pm 1.9 dB gain [C] // 2010 IEEE MTT-S International Microwave Symposium. May 23 – 28, 2010. Anaheim, CA, USA. IEEE, 2010. DOI: 10.1109/MWSYM.2010.5517216
- [2] Ismail A, Abidi A. A 3 to 10 GHz LNA using a wideband LC-ladder matching network [C] // 2004 IEEE International Solid-State Circuits Conference. February 15–19, 2004, San Francisco, CA, USA. IEEE, 2004: 384-534
- [3] Wu L, Leung H F, Luong H C. Design and analysis of CMOS LNAs with transformer feedback for wideband input matching and noise cancellation [J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2017, 64(6): 1626-1635
- [4] Yousef K, Jia H, Pokharel R, et al. A 0.18 μm CMOS current reuse UWB LNA with minimum group delay variation [C] // European Microwave Conference, 2014: 448-451. DOI: 10.1109/EuMC.2014.6986705
- [5] Pepe D, Zito D. 22.7-dB gain -19.7-dBm ICP 1dB UWB CMOS LNA [J]. IEEE Transactions on Circuits and Systems II: Express Briefs, 2009, 56(9): 689-693
- [6] Zhuo W, Embabi S, de Gyvez J P, et al. Using capacitive cross-coupling technique in RF low noise amplifiers and down-conversion mixer design [C] // Proceedings of the 26th European Solid-State Circuits Conference. September 19–21, 2000, Stockholm, Sweden. IEEE, 2000: 77-80
- [7] Long J R. Monolithic transformers for silicon RF IC design [J]. IEEE Journal of Solid-State Circuits, 2000, 35(9): 1368-1382
- [8] Lin Y S, Chen C Z, Yang H Y, et al. Analysis and design of a CMOS UWB LNA with dual-RLC-branch wideband input matching network [J]. IEEE Transactions on Microwave Theory and Techniques, 2010, 58(2): 287-296
- [9] Sapone G, Palmisano G. A 3-10-GHz low-power CMOS low-noise amplifier for ultra-wideband communication [J]. IEEE Transactions on Microwave Theory and Techniques, 2011, 59(3): 678-686
- [10] Reihana M T, Long J R. A 1.2 V reactive-feedback 3.1–10.6 GHz low-noise amplifier in 0.13 μm CMOS [J]. IEEE Journal of Solid-State Circuits, 2007, 42(5): 1023-1033
- [11] Mousavi S S, Ghasemi J, Gholami M. A high gain and forward body bias two-stage ultra-wideband low noise amplifier with inductive feedback in 180 nm CMOS process [J]. International Journal of Engineering, 2018, 31(9): 1553-1558

An ultra-wideband CMOS LNA featuring flat noise figure based on transformer feedback

WU Xiaoping¹ LIU Jiye² ZHENG Shiyuan¹ WU Liang¹

1 School of Science and Engineering, The Chinese University of Hong Kong, Shenzhen, Shenzhen 518172

2 School of Microelectronics, Xidian University, Xi'an 710071

Abstract Indoor positioning technology is becoming more and more widely deployed in recent years. An important technology trend for mobile communication terminals is that Ultra-WideBand (UWB) transceiver SoCs (System-on-Chips) being integrated into the system to support indoor positioning. As a key building block in UWB transceivers, the Low Noise Amplifier (LNA) is of full challenges to design mainly due to the full-band (3.1–10.6 GHz) coverage, wide-band input matching and flat Noise Figure (NF) requirements. Conventional LNA topologies typically suffer from severe compromise among noise figure, gain and input matching, resulting in very limited Figure of Merit (FoM). This paper presents a two-stage LNA for UWB application. The first stage is based on transformer-feedback input matching while the second stage employs multi-functional output driver, achieving flat NF and high gain. Designed in TSMC 65 nm CMOS, simulation results show that the LNA achieves $S_{11} < -10$ dB, gain > 17 dB, NF of 2.71 ± 0.28 dB, and 1 dB compression point of -17.5 dBm while consuming 32.8 mW from a 1.2 V supply, corresponding to FoM-I of 2.32 and FoM-II of 0.41, respectively.

Key words low noise amplifier (LNA); transformer feedback; ultra-wideband (UWB); high gain