



# 差分电感的建模与仿真及其在振荡器电路中的应用

## 摘要

本文提出一种中心抽头差分电感模型,可以有效地替代电磁仿真文件进行电路的仿真,并不影响电路仿真结果.将提出的中心抽头差分电感模型应用于振荡器电路,并对模型结果与测试结果进行比较,验证电感模型的有效性.测试结果表明,模型可以在一定程度上取代  $S$  参数,并能与测试结果保持一致.

## 关键词

中心抽头差分电感;建模与仿真;振荡器; $S$  参数

中图分类号 TM55

文献标志码 A

收稿日期 2021-03-01

资助项目 广东省重点领域研发计划(2018B010115001);广东省“珠江人才计划”引进创新创业团队项目(2017ZT07X032)

## 作者简介

李超,男,博士,研究方向为毫米波集成电路. [eeli.chao@mail.scut.edu.cn](mailto:eeli.chao@mail.scut.edu.cn)

薛泉(通信作者),男,博士,教授,研究方向为微波/毫米波/太赫兹集成电路与系统. [eeqxue@scut.edu.cn](mailto:eeqxue@scut.edu.cn)

1 华南理工大学 电子与信息学院/广东省毫米波与太赫兹重点实验室,广州,510641

2 琶洲实验室 智能感知与无线传输中心,广州,510330

## 0 引言

随着 CMOS 工艺的发展,集成电路朝着高集成、低功耗的方向发展,并使得 CMOS 工艺更加广泛地应用在毫米波集成电路中.在毫米波集成电路中,电感的作用往往无法被取代.作为关键器件之一的电感,在电路中主要起到了调谐、匹配、滤波,以及扼流圈等功能.然而,对于一些特殊性能的电感,无法简单地通过工艺库获取参数,借助第三方的电磁仿真软件得到的  $S$  参数文件尽管精度高,但在具体电路中会降低仿真速度并且影响电路收敛性.因此需要对电感进行建模,尽可能使用简单的集总元件去等效某个频段的电感特性,包括感值与品质因数  $Q$ ,借此可以更高效地进行集成电路的设计与仿真.

为了对电感特性进行描述,国内外学者提出了各种类型的等效电感模型.1998 年 Yue 等<sup>[1]</sup>提出了最简单的电感  $\pi$  模型,该模型可以在电感发生自谐振之前有效地模拟电感的电磁特性.随着频率的升高,多种寄生效应导致  $\pi$  模型无法模拟这些寄生.因此,文献[2]于 2012 年提出双  $\pi$  模型,双  $\pi$  模型能够更为广泛地模拟电感中存在的趋肤效应与邻近效应带来的寄生,能更好地适应高频环境.为了更准确地提取模型参数, Yang 等<sup>[3]</sup>于 2014 年提出了 T 模型,相比于  $\pi$  模型, T 模型能够在自谐振频率之后也能有效地模拟电感的性能,但相应的结构也变得更加复杂.在近几年,国际上关于片上电感的研究逐渐成熟<sup>[4-6]</sup>,模型也逐渐完善,但是它们都是将电感单独孤立出去作为一个模块进行建模与仿真的,结合了具体电路的电感模型仍需进一步进行建模与优化.

为了解决上述问题,本文提出了能够适配于振荡器电路的电感建模方法,该方法所构建出来的电感模型能够更好地与振荡器电路相适配,并且能够改善仿真的收敛性,同时加快电路的仿真速度.在接下来的章节中,首先将建立电感的一般模型,分析模型的感值以及  $Q$  值与多个电磁(EM)仿真软件的误差.其次,结合具体的振荡器电路,分析优化电感中关键节点的寄生参数,构建适配于振荡器的具体电感模型,通过比较电感模型、EM 仿真结果以及实测结果对振荡器性能产生的误差,分析模型的优缺点.最后对本文提出的电感建模方法进行归纳与总结,分析其不同电路中的应用方法.

## 1 CMOS 片上电感分析

一般情况下,代工厂会针对不同尺寸的电感提供一套统一的电

感模型,但是该模型往往只适用于较低频段,毫米波频段产生的寄生往往是模型库里的电感无法模拟的.因此,对于一个带有中心抽头的差分电感,本文设计了如图 1 所示的模型.图 2 为实际电感版图.

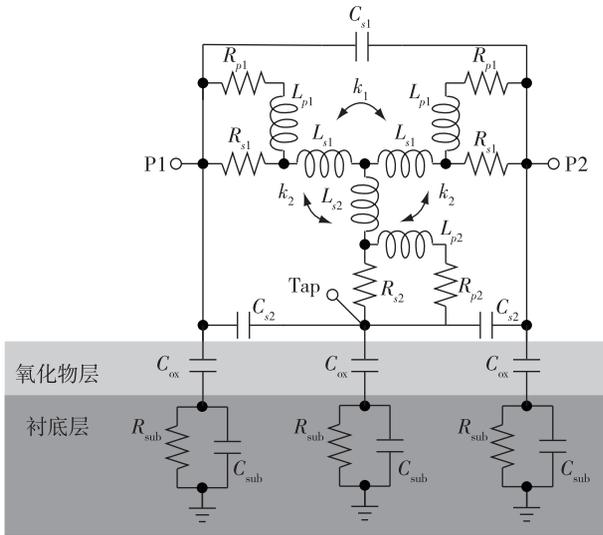


图 1 中心抽头差分电感模型

Fig. 1 Center-tapped differential inductance model

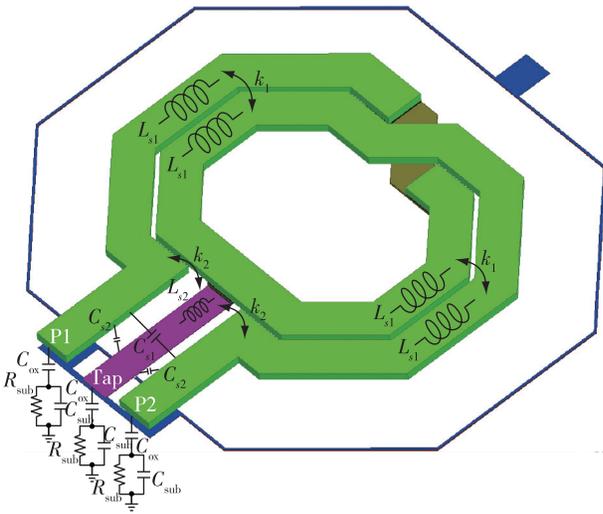


图 2 差分电感三维版图

Fig. 2 The 3D layout of differential inductor

图 1、图 2 中  $L_{s1}$  是差分电感的一半等效电感,  $R_{s1}$  是其对应的等效电阻, 表示金属的串联损耗. 两个相互缠绕的  $L_{s1}$  会相互耦合, 形成耦合系数  $k_1$ , 如图 2 所示. 由于中心抽头的存在, 会产生  $L_{s2}$  的等效电感,  $R_{s2}$  是其对应的串联损耗, 同时  $L_{s2}$  会与  $L_{s1}$  形成耦合, 产生耦合系数  $k_2$ . 随着工作频率的增加, 电感  $L_{p1}$  和  $L_{p2}$  以及对应的损耗电阻  $R_{p1}$  和  $R_{p2}$  表示趋肤效应、邻近效应与衬底涡流带来的影响<sup>[7]</sup>. 另外, P1、P2 和

Tap 三个端口之间会形成耦合电容  $C_{s1}$  和  $C_{s2}$ , 该电容会随着电感间距的增大而减小. 整个电感会在氧化物层形成电容, 我们将其等效到 P1、P2 和 Tap 处, 容值为  $C_{ox}$ . 另外, 以硅为衬底的工艺下还会在衬底层中形成到地的电容  $C_{sub}$  以及其寄生电容  $R_{sub}$ .

为了验证模型的准确性, 我们选取一组八边形中心抽头差分电感为例子, 其中间距  $S = 2 \mu\text{m}$ , 线宽  $W = 15 \mu\text{m}$ , 圈数  $N = 2$ , 半径  $R$  分别为  $20, 25$  和  $30 \mu\text{m}$ , 仿真其 P1、P2、Tap 三个端口的  $S$  参数. 根据式 (1) — (4)<sup>[8]</sup>, 可以通过  $S$  参数获取电感感值  $L_{diff}$  与品质因数  $Q_{diff}$ .

$$S_{diff} = \frac{S_{11} - S_{12} - S_{21} + S_{22}}{2} + \frac{(S_{13} - S_{23}) \cdot (S_{31} - S_{32})}{2 \cdot (1 - S_{33})}, \quad (1)$$

$$Z_{diff} = 2 Z_0 \frac{1 + S_{diff}}{1 - S_{diff}}, \quad (2)$$

$$L_{diff} = \frac{1}{\omega} \text{Im}(Z_{diff}), \quad (3)$$

$$Q_{diff} = \frac{\text{Im}(Z_{diff})}{\text{Re}(Z_{diff})}. \quad (4)$$

利用 HFSS 电磁仿真软件对电感进行仿真, 并利用仿真得到的  $S$  参数进行模型的参数提取, 将提取得到的参数代入模型, 并对模型进行  $S$  参数仿真, 最后通过式 (1) — (4) 可以得到如图 3—5 所示的对比结果. 对比结果显示, 集总电路模型与仿真结果相当吻合, 电感值和  $Q$  值的偏差都在 5% 以内.

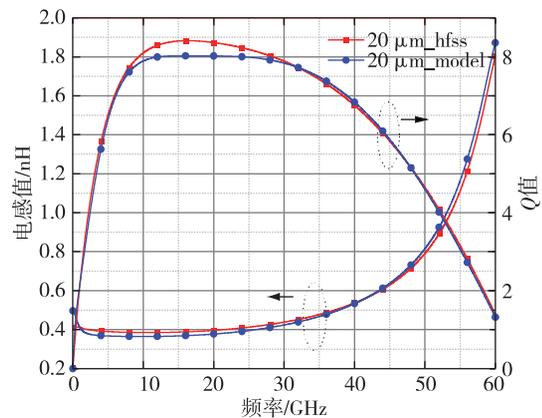


图 3 基于 HFSS 仿真与模型拟合下  $R = 20 \mu\text{m}$  电感感值和  $Q$  值比较

Fig. 3 Comparison of inductance and  $Q$  between HFSS simulation and model under  $R = 20 \mu\text{m}$

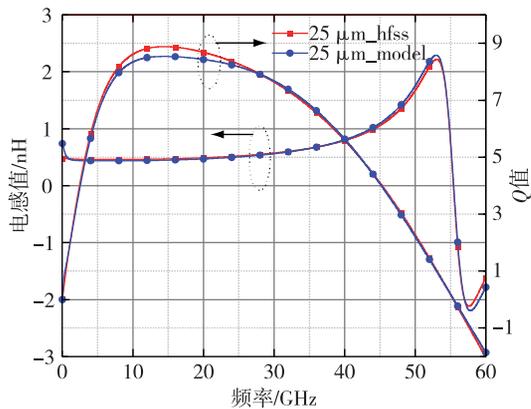


图 4 基于 HFSS 仿真与模型拟合下  $R=25 \mu\text{m}$  电感性值和  $Q$  值比较

Fig. 4 Comparison of inductance and  $Q$  between HFSS simulation and model under  $R=25 \mu\text{m}$

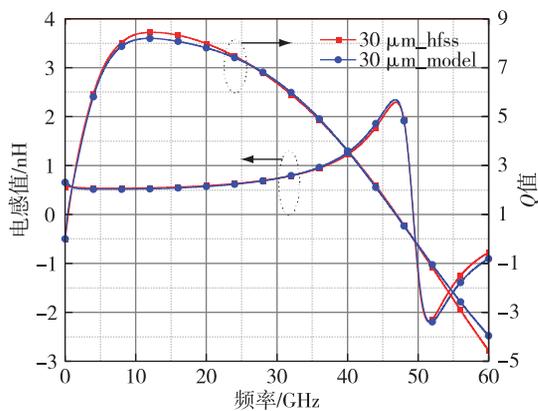
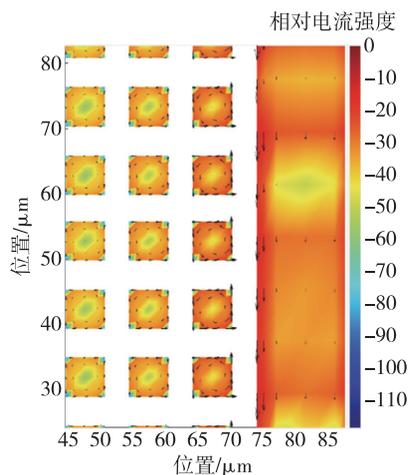
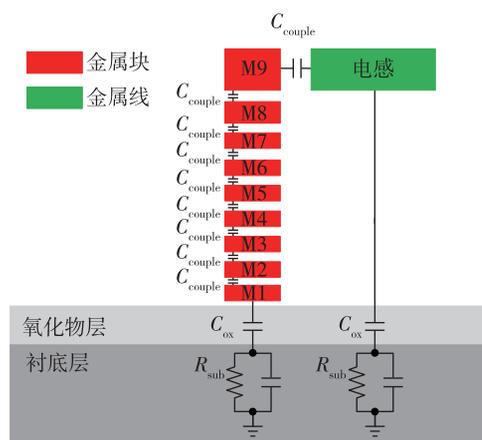


图 5 基于 HFSS 仿真与模型拟合下  $R=30 \mu\text{m}$  电感性值和  $Q$  值比较

Fig. 5 Comparison of inductance and  $Q$  between HFSS simulation and model under  $R=30 \mu\text{m}$



a. 金属块与金属线相互作用顶视图



b. 附带寄生电容的剖面图示意

图 6 金属块对金属线的影响示意图

Fig. 6 Schematic diagrams of influence between metal blocks and metal wires (a), and parasitic capacitance (b)

## 2 改进型片上电感分析

在实际使用中,由于芯片加工厂的要求,往往需要加入金属块进行密度填充,这一部分金属块将增加电感到地的电容.同时,电感的多个输入端口到 Pad 上的引线会增加电感本身的感值.如果这一部分引线与其他金属线或金属块比较接近,还会增加电感本身的寄生,从而对电感本身的性能造成进一步影响.接下来将详细地分析这部分的影响并对原有模型进行改进.

### 2.1 金属块对金属线的影响

一般来说,芯片加工对金属密度会有一些的要求,而电感往往不能满足此密度要求,代工厂会在电感区域添加电感识别层,该层用于芯片加工时对电感进行识别,跳过对电感密度的检测.同时由于该识别层的存在,代工厂要求在电感周围添加金属块,这部分金属块往往会增加电感到地的寄生电容.一般来说,电感由顶层金属(例如 M9 层)构成,周围的金属块从 M1 层覆盖到 M9 层,如图 6a 所示,当电感通过较高频率的信号时,电感的电磁感应效应增强,导致金属块上产生反方向的涡流,这些涡流会导致能量损耗.根据  $Q$  值的定义<sup>[9]</sup>,能量损耗会导致  $Q$  值的下降.另外,周围的金属块可以等效成多个电容  $C_{\text{couple}}$  的串联,如图 6b 所示,这些等效电容会增加电感到地的寄生电容,导致电感自谐振点的偏移.

经过上述分析,由金属块引入的寄生电容相互串联到地,最底层的金属块同样会在氧化物层和衬底层形成寄生电容.同时,由于涡流的原因,会导致电感的  $Q$  值下降,即可以等效成增大了电感的串联

寄生电阻,该电阻的阻值由下降的  $Q$  值决定.

### 2.2 金属线对金属线的影响

由于实际使用的电感往往需要把金属线延伸到所需的位置,这就导致了电感各个参数的变化.同时,在金属线延伸的过程中,如果有其他走线与电感金属线相距较近,高频的电感金属线会与其他走线形成耦合,包括电偶合和磁偶合.因此在实际使用中,需要根据实际情况改进模型,将电感金属线与其他走线的耦合考虑进去.

对于一根高频金属走线,会与其周围靠近的其他金属线产生耦合.先以两根金属走线为例,此时可以分为两种情况,两者平行或垂直,其中平行的情况尽管包含两金属线同层或者不同层的情况,但是这两者产生的耦合原理基本一致,只是耦合大小不同.垂直的情况仅考虑不同层的情况.以下分析这些耦合情况,在图 7a 中,金属走线相互平行,相当于两个

相互平行的电感,对应的等效图如图 7b 所示,等效图忽略了衬底的寄生和趋肤效应的影响.其中,  $L_1$  表示电感走线,  $L_2$  表示金属线,  $R_1$  和  $R_2$  对应于它们的寄生电阻.金属线之间的磁耦合用耦合系数  $k$  表示,两者之间的电偶合用电容  $C_c$  表示.在实际使用中,若电感走线周围有别的平行金属走线,都可以采用这种模型进行等效,同时要添加对应的衬底和趋肤效应的影响.

当金属走线与电感走线相互垂直时,如图 8a 所示,相互垂直的两根金属走线必定处于不同的层中,两者会在重叠处产生较小的电偶合,此处由  $C_c$  表示.另外,两者的磁耦合同样用耦合系数  $k$  表示.在图 8b 的等效原理图中,将电感从重叠处拆分成两段电感  $L_1$ ,对应的寄生电阻为  $R_1$ ,中间节点用耦合电容  $C_c$  表示两段金属线的电偶合.  $L_2$  表示金属走线,其对应的寄生电阻为  $R_2$ .此外  $L_1$  和  $L_2$  之间的磁耦合用  $k$  表示.

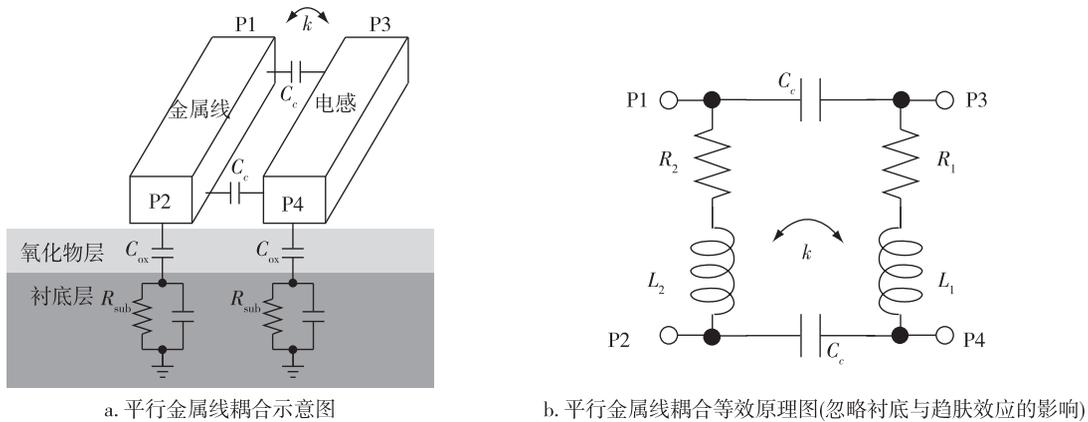


图 7 平行金属线示意图

Fig. 7 Schematic diagrams of parallel metal wires coupling (a), and its equivalent principle (ignoring the influence of substrate and skin effect) (b)

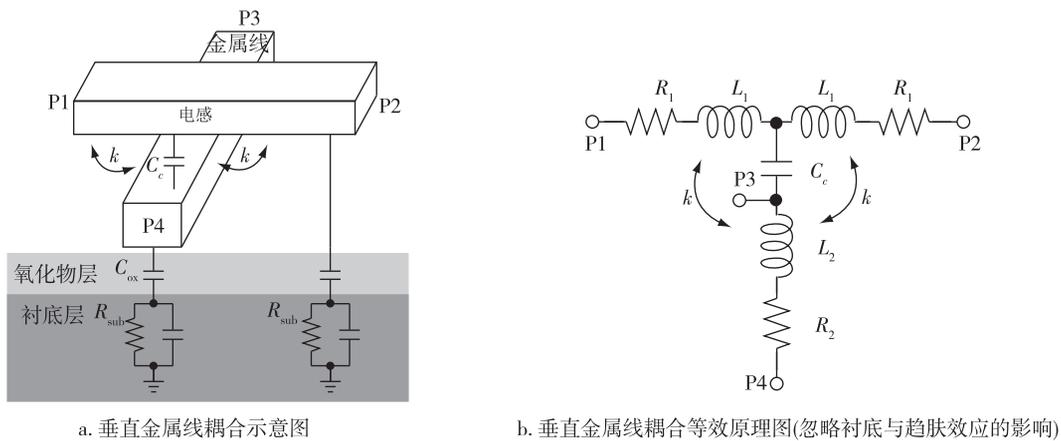


图 8 垂直金属线示意图

Fig. 8 Schematic diagrams of vertical metal wires coupling (a), and its equivalent principle (ignoring the influence of substrate and skin effect) (b)

### 2.3 改进型电感模型

经过上述分析,将填充密度的金属块和其他金属走线的影响结合实际设计的电感添加到之前的模型中,可以灵活地设计出可以兼容不同结构的电感模型.以 TSMC 65 nm 工艺为例,本文设计了如图 9 所示的电感,该电感为了方便测试,在 P1 和 P2 端口加入了两个 GSG Pad,该 Pad 自带 36 fF 的寄生电容.对应的电感芯片照片如图 10 所示.

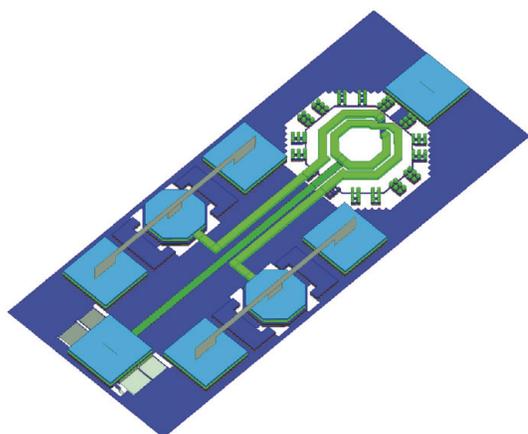


图 9 三维电感模型

Fig. 9 Three dimensional inductor model

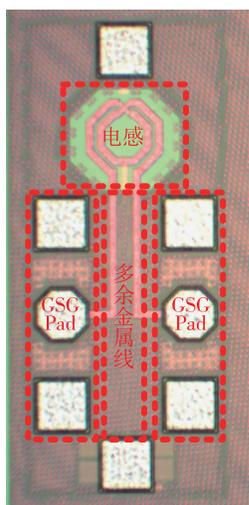


图 10 电感芯片照片

Fig. 10 Picture of inductor chip

根据图 9 所设计的电感,考虑引入的填充密度金属块,以及 Tap 端引出的长走线,在图 1 的基础上,建立了如图 11 所示的电感模型.其中,  $C_{pad}$  表示 GSG Pad 引入的寄生电容,  $C_{c1}$  表示金属块到地的寄生电容,  $R_{s1}$  和  $R_{s2}$  在涡流的影响下将增大,以模拟  $Q$  值的下降.三个端口的长金属走线产生的影响不仅增加了  $L_{s1}$  和  $L_{s2}$  的大小,同时增强了耦合系数  $k_1$  和

$k_2$ , 因此无需增加额外的器件.经过 HFSS 仿真与模型的参数提取,我们得到了电感模型各个器件参数,结合式(1)–(4),可以拟合出电感模型的感值和  $Q$  值,并与实际测试结果进行对比.在实际测试中,我们使用了 RNS ZVA67 矢量网络分析仪进行  $S$  参数的测试,将 Tap 接地,将 P1 和 P2 接入仪器得到对应的  $S_{11}$ 、 $S_{12}$ 、 $S_{21}$ 、 $S_{22}$ , 同样结合式(1)–(4),得到了实际测试结果,模型结果与实测结果如图 12 所示.从结果可以看出,拟合的结果跟测试的结果基本保持一致,其中拟合的  $Q$  值略微大于测试的结果的原因是测试的时候某些仪器损耗没有在拟合中考虑进去.

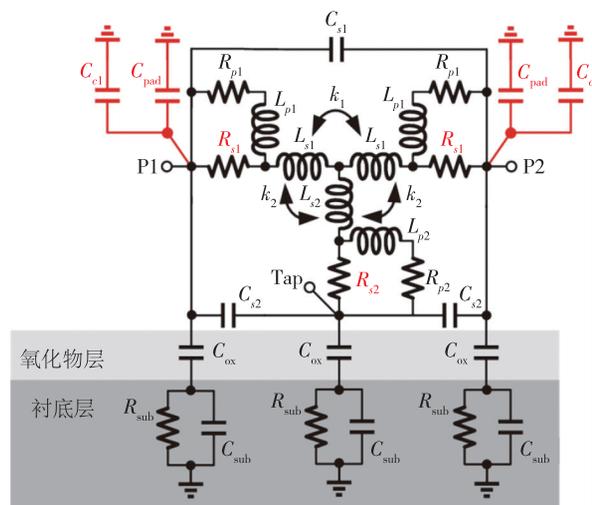


图 11 改进型电感模型

Fig. 11 Modified inductor model

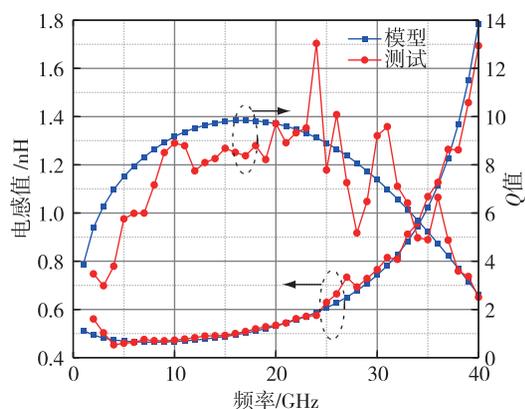


图 12 电感模型与测试结果比较

Fig. 12 Inductance comparison between the model and test result

### 3 电感模型在振荡器电路的应用

只有将电感放到实际电路中进行建模才能验证

电感模型的有效性,本章通过对应用于压控振荡器(VCO)电路的电感进行分析,建立与实际版图相结合的电感模型,并用 HFSS 仿真和进行参数提取,将得到的器件参数带入电感集总模型.我们使用该模型进行 VCO 调谐范围、相位噪声等性能的仿真,并与实际测试结果进行对比.

### 3.1 振荡器电路版图设计

为了验证电感模型在实际电路中的有效性与准确性,本节以一个最为简单的交叉耦合 VCO 为例,设计了如图 13 所示的原理图,并画出了对应的版图,如图 14 所示.其中,  $L_1$ 、 $C_1$  和  $C_2$  构成谐振器,决定了 VCO 的输出频率.  $M_1$  和  $M_2$  管子构成交叉耦合对,提供复阻抗以便 VCO 产生振荡信号.  $M_3$ 、 $L_2$ 、 $C_3$  和  $M_4$ 、 $L_3$ 、 $C_4$  分别构成左右两个缓冲器以便输出信号的测试.在版图中,电感  $L_1$  为中心抽头差分电感,  $L_2$  和  $L_3$  是单端电感,它们处于缓冲器之中,其感值和  $Q$  值对 VCO 输出频率不会有很大的影响.因此,在接下来的内容中,我们将重点分析电感  $L_1$ .

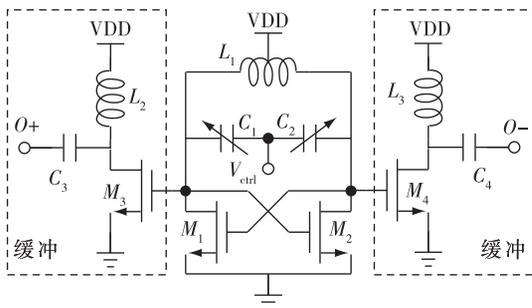


图 13 VCO 原理图  
Fig. 13 Schematic of VCO

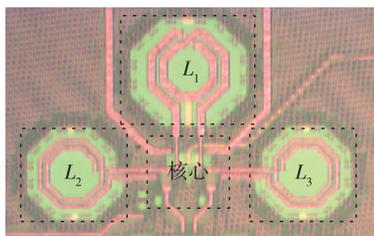


图 14 VCO 芯片版图  
Fig. 14 Layout of VCO

### 3.2 振荡器电感模型建立与参数提取

分析图 14 的版图,提取出谐振电感,如图 15 红色部分都为中心抽头电感及其延伸出去的部分,其中 P1 和 P2 端口延伸到谐振器下方的交叉耦合 MOS 管,并且中间连接了缓存 MOS 管和变容管  $C_1$

和  $C_2$ ,这些都会引入寄生电容.另外, Tap 的引出会与其他金属线形成耦合,导致 Tap 与其他金属走线形成互感.因此,基于前面章节对金属块和金属线之间关系的分析,我们对当前版图的电感,设计了全新的电感模型,如图 16 所示.其中  $C_{c1}$  是金属块引入的寄生电容,  $L_3$  为 P1 和 P3 引出到 MOS 和变容管的金属线,  $C_{c2}$  为  $L_3$  金属线上对应的寄生电容.由于涡流的影响以及  $L_3$  的存在,  $R_1$  相较于之前的值要大,一方面用于模拟  $Q$  值的下降,另一方面模拟  $L_3$  的寄生电阻.  $L_4$  为 Tap 端引出的长金属线,其对应的寄生电阻添加到  $R_2$  中,从图 16 可以看出其会与周围的另一根金属线  $L_5$  相互产生耦合,耦合系数为  $k_3$ ,电偶合为  $C_{c3}$ .将这部分电感提取出来并使用 HFSS 进行电磁仿真,对得到的 S 参数文件进行参数提取,得到对应的集总参数模型的器件参数.利用集总参数模型替代 S 参数文件进行 VCO 的相关性能仿真.

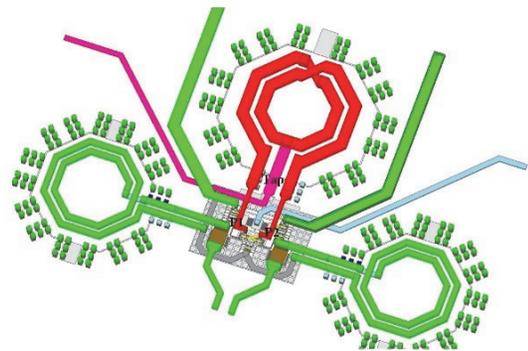


图 15 版图上谐振电感  
Fig. 15 Layout of resonance inductor

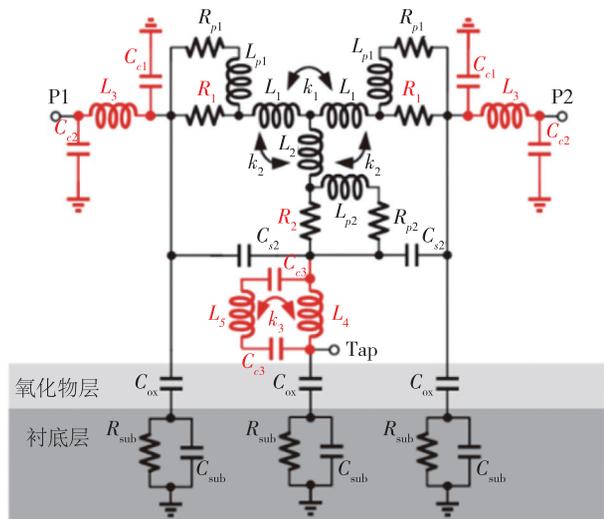


图 16 基于版图的电感模型  
Fig. 16 Layout-based inductor model

### 3.3 仿真结果与实测结果的比较

最终验证的 VCO 使用 TSMC 65 nm 的工艺, 对应的芯片照片如图 14 所示. 使用顶层金属 M9 层设计电感, 以降低电感的损耗以及提高电感的  $Q$  值. 芯片的核心面积为  $0.235 \text{ mm} \times 0.360 \text{ mm}$ . 为了测试输出信号, 在信号的输出端加入开漏 MOS 管连接到片外, 并在片外通过 Bias-T 偏置连接到 R&S FSW67 频谱仪上. 使用 VDD 为 1 V 的电压源进行供电, 并赋予  $V_{\text{ctrl}}$   $0 \sim 1.2 \text{ V}$  变化的电压, 测试输出频率和相位噪声的变化范围, 同时将该范围与集总参数模型仿真结果进行比较, 如图 17 所示, 结果表明, 使用集总参数模型仿真得到的结果与测试结果基本吻合.

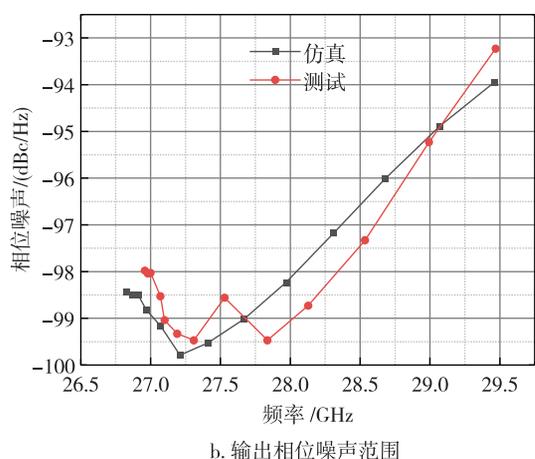
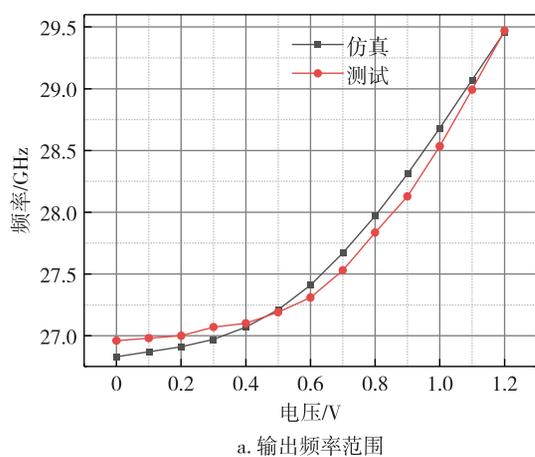


图 17 仿真结果与测试结果比较

Fig. 17 Comparison between simulation and test results, frequency range (a), and phase noise (b)

## 4 总结

本文提出了中心抽头差分电感的等效模型. 该模型可以结合实际版图进行建模, 能更好地反映电感版图的物理特征. 同时, 分析了金属块和金属线对电感的影响, 并构建了对应的集总模型. 在 TSMC 65 nm 的工艺下, 测试了一个单独的电感, 结果表明测试结果跟模型结果基本保持一致. 将本文提出的构建电感模型的方法应用于 VCO 电路之中, 设计了 VCO 谐振器中的中心抽头差分电感, 流片测试的结果也验证了电感模型的有效性, 其调谐范围与相位噪声基本吻合.

## 参考文献

### References

- [ 1 ] Yue C P, Wong S S. On-chip spiral inductors with patterned ground shields for Si-based RF ICs [ J ]. IEEE Journal of Solid-State Circuits, 1998, 33(5): 743-752
- [ 2 ] Liu J, Zhong L, Wang H, et al. Double- $\pi$  fully scalable model for on-chip spiral inductors [ J ]. Journal of Semiconductors, 2012, 33(8): 419-426
- [ 3 ] Yang G L, Wang Z G, Wang K P. Modified T-model with an improved parameter extraction method for silicon-based spiral inductors [ J ]. IEEE Microwave and Wireless Components Letters, 2014, 24(11): 817-819
- [ 4 ] Dong J, Wu Y, Zhao C X, et al. An improved double- $\pi$  model for millimeter wave CMOS on-chip inductor [ C ] // 2018 43rd International Conference on Infrared, Millimeter, and Terahertz Waves (IRMMW-THz), 2018: 1-2
- [ 5 ] Issakov V, Kehl-Waas S, Breun S. Analytical equivalent circuit extraction procedure for broadband scalable modeling of three-port center-tapped symmetric on-chip inductors [ J ]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2019, 66(9): 3557-3570
- [ 6 ] Breun S, Kehl-Waas S, Issakov V. Extended equivalent circuit model for enhanced substrate modeling of three-port inductors [ C ] // 2020 IEEE 20th Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems (SiRF), 2020: 50-52
- [ 7 ] Cao Y, Groves R A, Huang X J, et al. Frequency-independent equivalent-circuit model for on-chip spiral inductors [ J ]. IEEE Journal of Solid-State Circuits, 2003, 38(3): 419-426
- [ 8 ] Zhurbenko V. Advanced microwave circuits and systems [ M ]. Vukovar, Croatia: In-Tech, 2010
- [ 9 ] Lee T H. CMOS 射频集成电路设计 [ M ]. 2 版. 余志平, 周润德, 译. 北京: 电子工业出版社, 2012

## Modeling and simulation of differential inductance and its application in oscillator circuit

LI Chao<sup>1,2</sup> WAN Cao<sup>1,2</sup> ZHU Haoshen<sup>1,2</sup> XUE Quan<sup>1,2</sup>

1 School of Electronic and Information Engineering/Guangdong Provincial Key Laboratory of  
Millimeter-Wave and Terahertz, South China University of Technology, Guangzhou 510641

2 Intelligent Sensing and Wireless Transmission Center, Pazhou Laboratory, Guangzhou 510330

**Abstract** This article aims to propose a center-tapped differential inductance model, which can effectively replace the electromagnetic simulation file for circuit simulation without affecting the circuit simulation results. The article applies the proposed center-tapped differential inductor model to the oscillator circuit, and compares the model results with the test results to verify the effectiveness of the inductor model. The test results show that the model can replace  $S$ -parameters to a certain extent, and keep consistent with the test results.

**Key words** center-tapped differential inductor; modeling and simulation; oscillator;  $S$ -parameter