

基于 PSPICE 的半导体放电管仿真模型的建立

田家波¹ 于月东² 彭晨³ 杜志航⁴

摘要

随着防雷元件制造技术和工艺的不不断发展,半导体放电管(Thyristor Surge Suppressor, TSS)以其精确导通、无限重复、快速响应等显著优点在防雷产品仿真、设计中占有越来越重要的地位.基于半导体放电管的电气特性和 PNP 四层结构特点,利用 Spice 算法建立 TSS 的子电路仿真模型,考虑了 TSS 响应时间和波尾转折特性,利用 1.2/50 μs -8/20 μs 和 10/700 μs -5/320 μs 两种组合波冲击设备进行实测,验证了仿真模型的正确性,并给出了仿真波形误差.该模型的建立对基于防雷元件的仿真设计有一定的使用价值.

关键词

PSPICE;TSS 子电路建模;仿真与波形误差

中图分类号 TN131

文献标志码 A

0 引言

Introduction

计算机仿真设计在国外的电子电气行业发展已相当成熟,有些模拟电路元件制造商都为自己的部分产品建立了基于 PSPICE 的仿真模型库.就 TSS(半导体放电管)而言,Onsemi 公司给出了其部分产品的源代码,但经过实际使用发现,该源代码的效率较低,而且冗余难懂,不利于使用者开发利用.本文基于 TSS 的电气特性和物理结构,提出了基于 PNP 子电路结构的 TSS 仿真模型的建立方法,对 TSS 的每个电气参数给出了在子电路中的转化方法,并考虑了 TSS 在冲击源作用下的响应时间和波尾转折可能造成的波形突变,将建立的模型搭载在测试电路中能达到预期的效果,最后利用组合波发生器对实物进行测试并记录数据,经分析给出了仿真与实测波形的误差.该模型直观,简洁易懂,能达到建模的要求.

1 TSS 的物理结构和工作原理

Structure and working principle of TSS

1.1 TSS 的物理结构

半导体放电管是基于 PNP 结构的一种双端负阻器件^[1-2],其基本结构如图 1 所示.

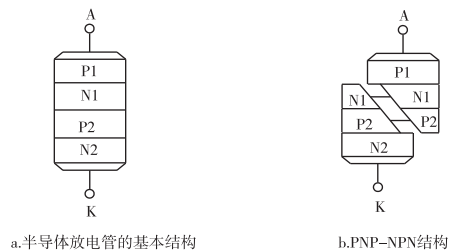


图 1 TSS 结构模型

Fig. 1 The structure model of TSS

收稿日期 2009-11-16

作者简介

田家波,男,工程师,主要从事雷电检测及计算机应用研究. yunkaifanglei@126.com

1 济南市长清区气象局,济南,250300

2 南京云凯防雷科技有限公司,南京,210039

3 南京信息工程大学 电子与信息工程学院,南京,210044

4 南京信息工程大学 大气物理学院,南京,210044

TSS 的工作状态可以用 4 个阶段来表述^[3](图 2).

1) 阻断区(0—1). 施加在 TSS 两端的电压不足以使其击穿,而保持高阻的状态,但由于是半导体器件,器件自身会有微弱的漏电流流过.

2) 雪崩区(1—2). 当外加电压接近启动电压的时候,在正向载

设计其子电路结构时,利用 Q 设置其响应时间 ($\leq 1 \text{ ns}$);利用 L_{re} 对 di/dt 的抑制特性,解决在波尾转折时可能出现的突变(所谓突变是指 TSS 在结束放电后,电压波形从最高峰转入最低电压,该过程是通过直接转折来完成的,而没有过渡过程), L_{re} 对电路的影响很大,最好经过计算再结合 PSPICE 的 Parameter 分析来确定最佳值,以避免造成数值收敛问题; m 控制着仿真和实测下波形的误差,需结合实测

来确定.

2.2 与 Onsemi 的 Pspice 程序对比

由以上对比可知,提出的建模思路改变了 Onsemi 的建模算法,对电气参数有较直观的表述,简洁易懂,使用时效率较高,在 PSPICE 中可以直接搭建该子电路,利于开发者进行调试查看每个参数的变化对 TSS 的影响并可直接生成代码.

表 2 MMT08B350T3 源代码对比

Table 2 Comparison between the two source codes of MMT08B350T3

Current model from onsemi of MMT08B350T3	Proposed model of MMT08B350T3
. SUBCKT MMT10B350T3 MT2 MT1 PARAMS:	. subckt Spark08b350t 1 2
+ Vdrm = 300v Idrm = 0. 5u	Rp 1 2 75meg
+ Ih = 300ma dVdt = 5e9	Cp 1 2 25p
+ Igt = 280ma Vgt = 0. 9v	* restrain subciucuit
+ Vtm = 1. 82v Itm = 1	Lre1 1 9 1. 3u
+ Ton = 1n	Lre2 2 90 1. 3u
* Main conduction path	* main
Striac MT2 MT20 cntrol 0 Vswitch;.....	R1 3 4 2. 25
* dVdt Turn-on	D1 3 6 D1
Emon dVdt0 0 TABLE {ABS(V(MT2,MT1))} (0 0)	Rd1 6 5 11. 16k
(2000 2000);.....	Q1 3 5 9 P
* Gate	Q2 5 3 4 N
Rseries gate gate1 {(Vgt-0. 65)/Igt};.....	D2 2 4 D2
* Gate Turn-on	. model D1 D bv = 347 tt = 1e - 12
Egate congate 0 TABLE {(ABS(i(VIgf)) - 0. 95 * Igt)} (0 0)	. model D2 D bv = 3 tt = 1e - 12
(1m 10);.....	. model P pnp tf = 0. 5n
* Holding current,holding voltage (Quadrant 1)	. model N npn tf = 0. 5n
Emain1 main1 0 TABLE {i(VIak) - Ih + 5e - 3 * i(VIgf)/Igt}	R10 30 40 2. 25
(0 0) (. 1m 1);	D10 30 60 D1
.....	Rd10 60 50 11. 16k
* Main	Q10 30 50 90 P
.....	Q20 50 30 40 N
* Allow the gate to float if required	D20 1 40 D2
Rfloat gate MT1 0. 01	. ends
ends	

注:因 onsemi 的源程序太长,“.....”部分为删去的内容.

3 仿真效果和实测

Simulation and testing

借助于 IEC 61000-4-5^[10] 中所给出的组合波测试电路,对该模型进行仿真测试.

验证内容:

1) 在 $8/20 \mu\text{s}-1.2/50 \mu\text{s}$ (短路电流呈现 $8/20 \mu\text{s}$ 波形,开路电压波呈现 $1.2/50 \mu\text{s}$ 波形) 组合

波下不同幅值冲击电压的残压曲线及在相同条件下的实际冲击对比,在仿真中用电压控制,产生与实测相同的通流来对比残压的方法实现;

2) 不同组合波(以 $10/700 \mu\text{s}-5/320 \mu\text{s}$ 组合波与 $8/20 \mu\text{s}-1.2/50 \mu\text{s}$ 组合波为例)下的残压曲线及相同条件下的实际冲击对比.

分析内容包括:上升沿时间;峰值;波尾过渡是

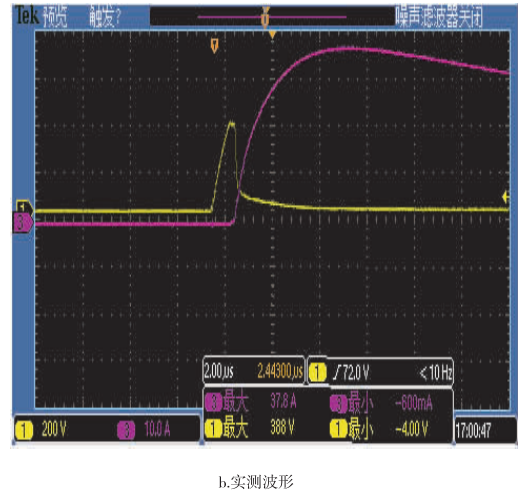
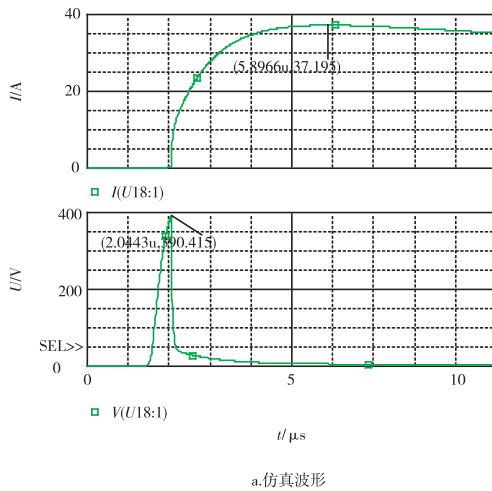


图 4 8/20 μs-1.2/50 μs 下通流 37.8 A 时波形

Fig. 4 The waveforms in 8/20 μs-1.2/50 μs under 37.8 A through-flow

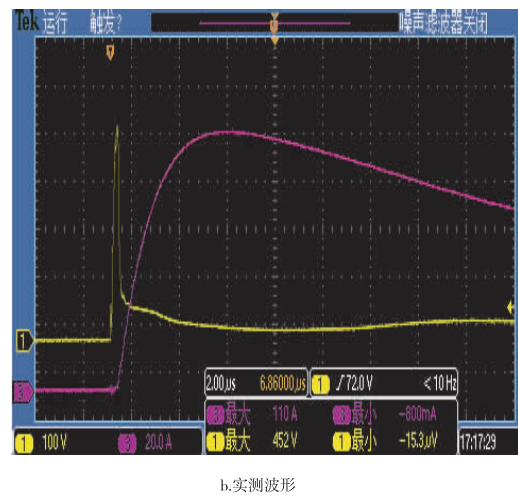
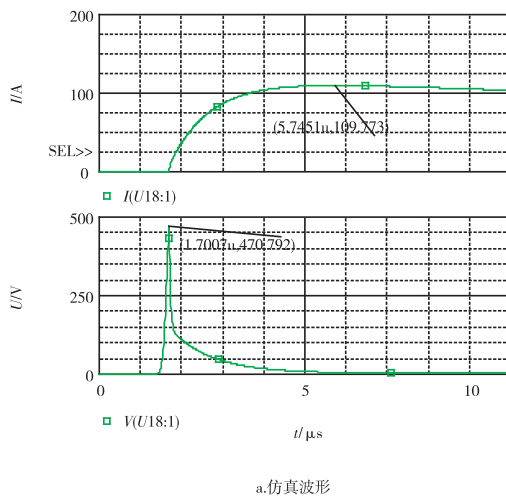


图 5 8/20 μs-1.2/50 μs 下通流 110 A 时波形

Fig. 5 The waveforms in 8/20 μs-1.2/50 μs under 110 A through-flow

否有突变。

1.2/50 μs-8/20 μs 复合波,从理论上讲,放电管导通后电流应呈现具有 8/20 μs 的波形,图 4~5 中为了看清电压波的上升和动作时间特点将时间轴控制在 10 μs 以内,将时间轴拉大可以看出仿真电流波具有 8/20 μs 的波形。

图 5b 中残压曲线在波尾部分由微小的波动,这可能是由于反冲所带来的,需要说明的是本次仿真是模拟冲击浪涌作用时间段中的元件动作特性,不考虑随后的微量反冲。

因篇幅所限只给出部分的对比波形,该类全部的测试情况和分析如表 3 所示。

图 6b 中波形在上升沿部分有振荡,这是设备在跟换发生器模块时接线长度、走线位置等因素造成的,这在仿真中不考虑。从图 6a 中可以计算出,其波头上升时间要比图 4a、5a 中的慢,这是与测试波形的上升陡度密切相关的,也符合实际的情况。

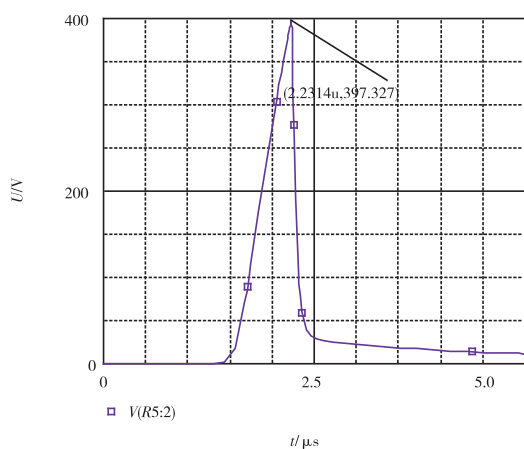
由表 3 及图 4~6 可知:1)仿真的残压在同种冲击源、不同幅值下,峰值的上升幅度跟实测还存在一定的差别,但误差能控制在允许范围内,最大误差 31.88 V(波动 6%);2)仿真残压的上升沿和实测波形的吻合度较高,最大误差 6.8%;3)波尾在过渡时转折自然,接近实测效果。综上所述该模型能达到预期要求。

表3 8/20 μs-1.2/50 μs 相同通流条件下对比分析

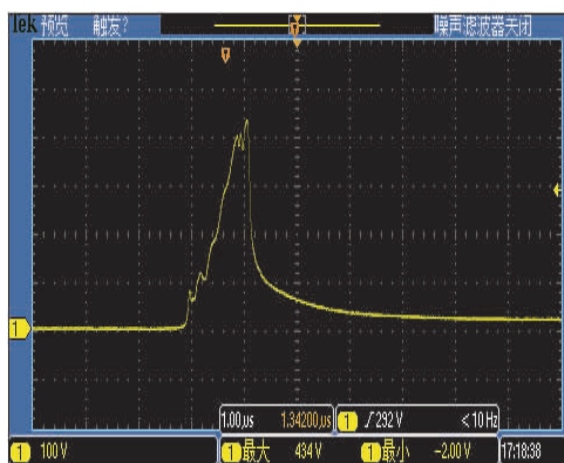
Table 3 Comparison between simulation and testing results of the same through-flow under 8/20 μs-1.2/50 μs waveform

实验次数	通流/A			残压/V			上升沿时间/μs			波尾过度是否有突变
	仿真值	实测值	误差	仿真值	实测值	误差	仿真值	实测值	误差	仿真
1	37.759	37.800	0.041	391.666	388.000	3.666	1.023 3	1.002	0.021	无
2	51.279	51.800	0.521	412.738	398.000	14.738	0.854 3	0.898	0.044	无
3	87.842	88.000	0.158	452.808	436.000	16.808	0.724 5	0.712	0.014	无
4	103.025	103.000	0.025	465.465	448.000	17.465	0.699 6	0.688	0.012	无
5	109.773	110.000	0.227	470.792	452.000	18.792	0.692 4	0.676	0.016	无
6	116.521	117.000	0.479	474.445	464.000	10.445	0.682 5	0.668	0.014	无
7	123.831	124.000	0.169	480.463	480.000	0.463	0.676 2	0.646	0.030	无
8	130.016	130.000	0.016	484.120	516.000	31.880	0.670 5	0.626	0.044	无

注:误差 = abs(仿真值 - 实测值)



a. 仿真波形



b. 实测波形

图6 10/700 μs-5/320 μs 组合波 2 000 V/50 A 冲击下残压

Fig. 6 The waveforms in 10/700 μs-5/320 μs under 2 000 V/50 A through-flow

4 结论

Conclusion

尽可能利用 TSS 电气参数,合理搭建子电路,该模型不仅精简了描述语句,大大提高了仿真效率,而且与实测波形相似度较高,达到了建模的要求.但仍有以下几点需要强调:

1) 电气参数的转化需要经过计算,最好结合实际分析来确定最佳值;

2) 同种类型不同型号的 TSS 也可以用该方法建模,任何仿真模型的建立是否符合要求,都需要用实际测试来验证.

参考文献

References

[1] 纪秀明,宋哲浩,蒋季华. 半导体放电管的设计考虑[J]. 半导

体技术,2001,26(3):53-55

JI Xiuming, SONG Zhehao, JIANG Jihua. Design considerations of semiconductor arrester[J]. Semiconductor Technology, 2001, 26(3):53-55

[2] 王惠刚,余岳辉,刘凤美,等. 半导体放电管多元胞结构模型[J]. 半导体学报,2000,21(10):1014-1018

WANG Huigang, YU Yuefeng, LIU Fengmei, et al. Multi-cell structure model for semiconductor arrester[J]. Chinese Journal of Semiconductors, 2000, 21(10):1014-1018

[3] 张文鹏. 一种抗浪涌保护器件的研制[D]. 西安:西安电子科技大学电子工程学院,2007

ZHANG Wenpeng. Development of a surge protection device[D]. Xi'an: School of Electronic Engineering, Xidian University, 2007

[4] Basso C, Sinard F. Spice model simulates spark-gap arrester[EB/OL]. (1997-07-03) [2009-01-10]. http://www.edn.com/archives/1997/070397/14di_06.htm

[5] Petrie A F, Hymowitz C. A Spice model for TRIACs[EB/OL]. (2002-04-22) [2009-01-10]. http://www.eetindia.co.in/ARTICLES/2002APR/2002APR22_CT_EDA_DA_AN01.PDF?SOURCES=DOWNLOAD

[6] Asparuhova K, Grigorova T. IGBT behavioral PSpice model[C]// Proceedings of the 25th International Conference on Microelectron-

- ics,2006;203-206
- [7] Zola J G. Gas discharge tube modeling with PSpice [J]. IEEE Transaction on Electromagnetic Compatibility, 2008, 50 (4): 1022-1025
- [8] Smith M. WinSpice3 user's manual [JB/OL]. (2001-03-15) [2009-01-10] http://iecon02.us.es/ASIGN/DCSE_1IE/WinSpicemanual.pdf
- [9] Cadence Desinn Systems Inc. PSpice user's guide [EB/OL]. (2004-11-01) [2009-01-10] <http://www.ee.bgu.ac.il/~spice/Additional/pspug.pdf>
- [10] International Electrotechnical Commission. IEC 61000-4-5 Eletronmagnetic compatibility(EMC). Part 4-5:Testing and measurement techniques-surge immunity test [S]. Publication Fondamentale EN CEM Basic EMC Publication,2001

Thyristor surge suppresser modeling with PSPICE

TIAN Jiabo¹ YU Yuedong² PENG Chen³ DU Zhihang⁴

1 Meteorological Administration of Changqing District of Jinan, Jinan 250300

2 Nanjing Yunkai Lightning Protection Technology, Nanjing 210039

3 School of Electronic & Information Engineering, Nanjing University of Information Science & Technology, Nanjing 210044

4 School of Atmospheric Physics, Nanjing University of Information Science & Technology, Nanjing 210044

Abstract With the continuous development of components used for lightning protection, the thyristor surge suppressers(TSS) obtains extensive uses in the simulation and design fields of lightning protection products for its unique characteristics, such as accurate breakover, unlimited use times, quick response. Based on the the electrical characteristics and the PNP four layer structure, the TSS subcircuit simulation model, considering the response time and the wave tail transition characteristics, is created with the Spice algorithm. Finally, the combination-waveform generator is used in a large amount of experiments, to verify the model with a table of waveform errors. The model is practical for design and simulation of lightning protection products.

Key words PSPICE; the subcircuit of TSS; simulation and waveform error