DOI:10.13878/j.cnki.jnuist.2020.01.016



葛俊祥1

Blaise Ravelo¹ 李宁东¹ 万发雨¹

波峰型低损耗负群时延微波电路研究



作者简介: Blaise Ravelo,法国鲁昂人, 2008年于法国布雷斯特大学获博士学 位,2009—2019年为法国鲁昂大学副教 授、博士生导师,2019年6月加入南京信 息工程大学电子与信息工程学院,2019 年获聘江苏省特聘教授,主要从事电磁 兼容、负群时延电路、多物理场网络张量 分析方法研究.已发表 SCI 论文 100多 篇,论文被引用1200多次,出版负群时 延电路专著5本.

E-mail:blaise.ravelo@nuist.edu.cn

万发雨(通信作者),安徽芜湖人,2011 年于法国鲁昂大学获博士学位,2011— 2013年美国密苏里大学罗拉分校电磁兼 容实验室博士后,2013年4月加入南京 信息工程大学电子与信息工程学院, 2015年获江苏省双创团队核心人才计 划,2019年获江苏省六大人才高峰高层 次人才计划,主要从事电磁兼容、微波电 路研究.

E-mail:fayu.wan@nuist.edu.cn

收稿日期 2019-08-24

基金项目 国家自然科学基金(61601233,6197 1230);北京东方计量测试研究所刘尚合院士 专家工作站静电研究基金(BOIMTLSHJD2018 1003),江苏省双创团队人才计划(SRCB20152 6);江苏省"信息与通信工程"优势学科建设 工程项目

摘要

本文提出了一种波峰形状的低损耗微波负群时延微带电路,该电路主要由 四条相同的微带传输线,两条相同的耦合微带线以及T形连接器组成.依据等效 电路拓扑结构,基于微波电路理论推导出电路的S参数模型以及负群时延公式. 利用 ADS 仿真软件对电路结构进行优化,并进行了实物的加工与测试.测试结果 表明:在中心频率1.017 GHz 时,电路的最大群时延为-2.46 ns,插入损耗为-2.1 dB 以及反射损耗为-13 dB.实测结果与仿真结果以及理论模型结果具有很好的 一致性.

关键词

低损耗;负群时延;耦合微带线;S参数

中图分类号 TN710

文献标志码 A

0 引言

时延是电子和通信系统^[1-2]中的关键参数,现代电子以及通信系统常常遭受信号不同步的问题.尽管现代设计技术发展很快,但信号时延仍然是电子设计性能的瓶颈.如文献[3-5]所述,群时延与噪声效应相结合,会大大降低数字信号和微波器件的性能.为了解决信号时延问题,文献[6]提出了一种复杂的模拟电路均衡方法.然而,这种经典的解决方案可能会增加额外的正时延而使电路的性能有所降低.因此,负群时延电路的出现被认为是均衡电子系统时延的一种良好解决方案^[7].

负群时延电路的负时延性能,对于大多数电子工程师来说依然 难以理解,因此在详细介绍本文的工作之前,有必要先介绍一下负群 时延电路发展历程.20世纪60年代,Brillouin^[8]首次在色散介质发现 了负群时延现象.20世纪80年代,Chu等^[9]第一次在实验中验证了负 群时延效应.近年来,一些研究小组对负群时延电路产生了浓厚的兴 趣,设计并试验了各种负群时延电路^[10-17].文献[10-11]给出了微波无 源电路的负群时延合成器,并且引入了极低频的有源电路^[12-13].但负 群时延电路会产生超过20dB的插入损耗^[10-11].为了补偿电路的大损 耗并使电路能够在更高频率下工作,可以将射频放大器级联到负群 时延电路中,从而设计出低损耗的有源负群时延电路^[14-15].然而,这些 有源负群时延电路将不可避免地遭受由于集中元件固定值的设计不

¹ 南京信息工程大学 电子与信息工程学院, 南京,210044

灵活的限制以及无法在微波频带电路中工作等困 难.而且,有源放大器的使用将会增加带外噪声,并 使电路结构更复杂.

此外,由于设计的复杂性,大多数负群时延拓扑 结构无法集成到高速系统中.因此,利用分布式微带 传输线构建的更简单和低损耗的无源拓扑结构相继 被提出^[16-17].这些分布式负群时延电路在高速系统 中是可以集成的.然而,由于分析理论的复杂性,负 群时延分布式电路需要进一步研究,并且无源负群 时延电路在所需的负群时延带宽中,不可避免地具 有大的信号衰减的特征.

把负群时延电路的插入损耗降低到 10 dB 以下 是一项具有挑战性的研究工作.文献[18]设计了两 个具有高特性阻抗和弱耦合系数的短路耦合微带 线,这种基于耦合传输线的负群时延电路能够将插 入损耗降低到 7.43 dB^[18].此外为降低信号插入损 耗,文献[19]采用并行互连线来构建负群时延拓扑 结构,并阐述了群时延理论以及设计方法^[19].该并行 互连线结构负群时延电路的插入损耗大约为 5 dB. 为设计出低损耗的无源负群时延电路,文献[20]通 过把有损互连线连接在反馈环路中的隔离端和耦合 端之间进而构成负群时延电路,该负群时延电路的 插入损耗为 2.4 dB^[20].为了对负群时延电路进行分 析和性能改进,仍然需要进一步研究一些新颖的负 群时延电路拓扑结构,特别是低插入损耗负群时延 电路的分析建模方法.

为此,本文提出了一种基于完全分布式传输线 和耦合传输线的无源低损耗负群时延电路拓扑结 构,该负群时延拓扑结构呈现出类似于"波峰"几何 形状的拓扑结构.本文主要分为三部分.第一部分介 绍电路的原理图,并基于等效电路的方法来探讨电 路拓扑的 *S* 矩阵建模的理论方法.第二部分首先分 析了电路的相关参数对电路性能的影响,其次介绍 了电路仿真及电路加工测试,并通过理论计算、电路 仿真和实际测试结果的比较验证了该负群时延电路 的性能.最后,第三部分对论文进行了总结.

1 电路原理

1.1 电路结构描述

图1描述了提出的波峰型电路拓扑结构.该电路是由四条相同的微带传输线(TL₁)、两条同样的耦合线(CL)、不等长的微带传输线(TL₂,TL₃)以及T型连接器(Tee)组成.对于传输线TL_i而言, Z₀, a_i以

及 τ_i 分别代表着传输线的特征阻抗、损耗以及时延, 其中 $i = \{1, 2, 3\}$.假设传输线的长度为 d_i ,波速为v, 则时延 τ_i 可用式(1)表示;

$$\boldsymbol{\tau}_i = \boldsymbol{d}_i / \boldsymbol{v}. \tag{1}$$



1.2 电路 S 参数及时延理论分析

为了分析电路的 S 参数,可以采用各个电路端口的归一化电压波(a_m , b_m)来分析,其中 $m = \{1,2, 3, \dots, 14\}$.对于 Tee 连接器而言,根据微波电路理论可知:

$$\begin{bmatrix} b_1 \\ b_2 \\ b_3 \end{bmatrix} = \begin{bmatrix} -1/3 & 2/3 & 2/3 \\ 2/3 & -1/3 & 2/3 \\ 2/3 & 2/3 & -1/3 \end{bmatrix} \times \begin{bmatrix} a_1 \\ a_2 \\ a_3 \end{bmatrix},$$

$$\begin{bmatrix} b_2 \\ b_{13} \\ b_{14} \end{bmatrix} = \begin{bmatrix} -1/3 & 2/3 & 2/3 \\ 2/3 & -1/3 & 2/3 \\ 2/3 & 2/3 & -1/3 \end{bmatrix} \times \begin{bmatrix} a_2 \\ a_{13} \\ a_{14} \end{bmatrix}.$$

$$(2)$$

对于微带传输线 TL_i 而言,根据微波电路理论可知各个端口电压波的关系可由下式表达:

$$\begin{bmatrix} a_3\\a_4 \end{bmatrix} = \begin{bmatrix} 0 & x_1\\x_1 & 0 \end{bmatrix} \times \begin{bmatrix} b_3\\b_4 \end{bmatrix}, \begin{bmatrix} a_5\\a_6 \end{bmatrix} = \begin{bmatrix} 0 & x_1\\x_1 & 0 \end{bmatrix} \times \begin{bmatrix} b_5\\b_6 \end{bmatrix},$$
$$\begin{bmatrix} a_7\\a_9 \end{bmatrix} = \begin{bmatrix} 0 & x_2\\x_2 & 0 \end{bmatrix} \times \begin{bmatrix} b_7\\b_9 \end{bmatrix}, \begin{bmatrix} a_8\\a_{10} \end{bmatrix} = \begin{bmatrix} 0 & x_3\\x_3 & 0 \end{bmatrix} \times \begin{bmatrix} b_8\\b_{10} \end{bmatrix},$$
$$\begin{bmatrix} a_{11}\\a_{13} \end{bmatrix} = \begin{bmatrix} 0 & x_1\\x_1 & 0 \end{bmatrix} \times \begin{bmatrix} b_{11}\\b_{13} \end{bmatrix}, \begin{bmatrix} a_{12}\\a_{14} \end{bmatrix} = \begin{bmatrix} 0 & x_1\\x_1 & 0 \end{bmatrix} \times \begin{bmatrix} b_{12}\\b_{14} \end{bmatrix}.$$
(3)

Journal of Nanjing University of Information Science and Technology (Natural Science Edition), 2020, 12(1): 127-134

其中:

$$x_i = a_i \times e^{-j\omega \tau_i}$$
. (4)
为便于分析,可将 a_i 作如下表示:
 $a_i = a$. (5)

对于耦合传输线 CL 而言,根据微波电路理论可知:

$$\begin{bmatrix} b_{4} \\ b_{7} \\ b_{6} \\ b_{8} \end{bmatrix} = \begin{bmatrix} 0 & ak_{1} & k & 0 \\ ak & 0 & 0 & k \\ k & 0 & 0 & ak \\ 0 & k & ak & 0 \end{bmatrix} \times \begin{bmatrix} a_{4} \\ a_{7} \\ a_{6} \\ a_{8} \end{bmatrix},$$

$$\begin{bmatrix} b_{9} \\ b_{11} \\ b_{10} \\ b_{12} \end{bmatrix} = \begin{bmatrix} 0 & ak_{1} & k & 0 \\ ak & 0 & 0 & k \\ k & 0 & 0 & ak \\ 0 & k & ak & 0 \end{bmatrix} \times \begin{bmatrix} a_{9} \\ a_{11} \\ a_{10} \\ a_{12} \end{bmatrix},$$
(6)

其中a,k分别代表着耦合线的损耗和耦合系数,且 $k_1 = -i\sqrt{1-k^2}$.

根据式(2)—(6),可以得到电路的S参数:

$$\begin{cases} S_{11}(j\omega) = S_{22}(j\omega) = -\frac{1}{3} + \frac{2}{3}I_3(\omega) + \frac{2}{3}I_1(\omega), \\ S_{21}(j\omega) = S_{12}(j\omega) = (2/3)(h_3(\omega)I_5(\omega) + h_4(\omega)I_1(\omega) + h_5(\omega)I_3(\omega) + h_6(\omega)I_7(\omega)). \end{cases}$$
(7)

基于插入损耗 S₂₁, 电路的群时延可以由下式 表示:

$$\tau(\omega) = -\partial \angle S_{21}(j\omega) / \partial \omega.$$
(8)

此外, $I_1(\omega)$, $I_3(\omega)$, $I_5(\omega)$, $I_7(\omega)$, 以及 $h_3(\omega)$, $h_4(\omega)$, $h_5(\omega)$, $h_6(\omega)$ 的表达式可见附录.

2 电路仿真与实测

2.1 参数分析

为了进一步洞悉负群时延性能的变化趋势,根据式(7)和(8)可知,微带传输线的时延 τ_1, τ_2, τ_3 会对电路性能产生影响.由式(1)可知,微带线的时延与微带线的长度有关,所以本文利用 ADS 仿真软件对微带线的长度进行参数分析.

图 2 探究了 TL₁ 的长度 d_1 的变化对电路的群时延、插入损耗以及反射损耗的影响.可以看出,随着 d_1 的变大,电路的中心频率表现出左移的动态, 且电路的群时延 GD 的值一直小于-3 ns,损耗 S_{21} 低于 3 dB,反射损耗 S_{11} 优于 10 dB.图 3 和图 4 分别探究了 TL₂ 的长度 d_2 以及 TL₃ 的长度 d_3 的变化对电 路的群时延、插入损耗以及反射损耗的影响,由图 3 和图 4 可知它们呈现出了与图 2 相同的趋势.

22





(a) group delay, (b) S_{21} , and (c) S_{11}





(a) group delay, (b) S_{21} , and (c) S_{11}

图 5 探究了频率范围在 0.97~1.04 GHz 内的耦 合线的间距 S 的变化对电路的群时延、插入损耗以 及反射损耗的影响.从图 5 中可以看出:随着间距 S 的变大,电路的中心频率呈现变大的趋势,此外电路的最大负群时延一直维持在-2.5 ns 左右,且电路的反射损耗 S₁₁大于 10 dB,损耗 S₂₁低于 3 dB.



(a)群时延,(b)S₂₁,(c)S₁₁
 Fig. 6 Parametric simulated results versus W,

(a) group delay, (b) S_{21} , and (c) S_{11}

图 6 探究了频率范围在 0.98~1.14 GHz 内的耦 合线和微带线的宽度 W 的变化对电路的群时延、插 入损耗以及反射损耗的影响.从图 6 中可以看出:随 着宽度 W 的变大,电路的中心频率呈现出逐渐变大 的趋势,电路的最大负群时延和损耗 S₂₁一直在变 大,然而电路的反射损耗 S₁₁却在逐步变小.

2.2 电路结构

这一部分主要对前文提出的电路理论进行验证. 利用电路仿真软件 ADS 对设计的电路进行建模、仿真 和优化,如图 7a 和 7b 所示,最终优化电路尺寸如表 1 所示.根据优化好的电路进行加工,实物如图 7c 所示, 该电路采用的板材为 FR4,具体参数如表 1 所示.

2.3 仿真与实测

对加工的负群时延电路(NGDC)用矢量网络分析仪(VNA)(罗德施瓦兹 ZNB 20,带宽 100 kHz 至 20 GHz)进行 S 参数测试,测试平台配置如图 8 所示,测试带宽为 0.95~1.10 GHz,负群时延电路的反射系数、插入损耗、时延测试结果、仿真结果和模型计算结果对比如图 9 所示.

南京信息工纴メ学学报(自然科学版),2020,12(1):127-134

Journal of Nanjing University of Information Science and Technology (Natural Science Edition), 2020, 12(1): 127-134





Fig. 7 Negative group delay (NGD) circuit prototype, (a) ADS schematic, (b) ADS layout, and (c) photograph

表1 负群时延电路的参数与优化结果

Table 1 Parameters and optimization results for the

proposed NGD circuit						
组成元素	参数	描述	值			
	介电常数	ε _r	4.4			
FR4	正切损耗角	tan δ	0.02			
	厚度/mm	Н	1.6			
Cu	厚度/µm	t	35			
	长度/mm	d_1	20			
	宽度/mm	W	3			
TL_1	损耗/dB	a	-0.076			
	特征阻抗/Ω	Z_0	50			
	时延/ns	${m au}_1$	0.12			
(T)	长度/mm	d_2	15			
$1L_2$	时延/ns	${ au}_2$	0.09			
TI	长度/mm	d_3	23.5			
IL ₃	时延/ns	$ au_3$	0.14			
CL	长度/mm	d_4	8			
	间距/mm	S	1			
	耦合系数/dB	k	-15			
Tee	长度/mm	d_6	7			
Tee	宽度/mm	W	3			
Access lines	长度/mm	d_5	5			

从图 9 可以看出对该电路在 0.95~1.10 GHz 进行计算、仿真与实测,并且各自曲线变化趋势大概一致.由图 9a 可知:计算、仿真与实测的中心频率分别为



图 8 负群时延电路测试环境 Fig. 8 Photograph of the NGD prototype experimental setup

1.018、1.025 以及 1.017 GHz,在各自中心频率处的最 大负群时延为分别为-1.25、-1.51 以及-2.46 ns.由 图 9b 和图 9c 可知:实测的插入损耗与反射损耗分别 小于 3 dB 以及大于 10 dB,如表 2 所示.

表 2 计算、仿真与测试结果

Table 2 Results of calculation, simulation, and measurement

方法	f∕GHz	群时延/ns	S_{21}/dB	S_{11}/dB
计算	1.018	-1.25	-2.4	-13.0
仿真	1.025	-1.51	-1.7	-16.2
实测	1.017	-2.46	-2.1	-13.0

从表 2 可以看出,负群时延电路中心频点的理 论计算值、电路仿真值和实际测量值有一些偏移,大 约为8 MHz 左右,负群时延值有大约0.9 ns 的偏差, 这些偏差的主要原因是加工误差、介质基板的有效





Fig. 9 Comparison between the calculated,
simulated and measured results obtained for the NGD circuit,
(a) group delay, (b) S₂₁, and (c) S₁₁

介电常数偏差、损耗偏差以及计算方法的精度偏差等.

2.4 性能对比

表 3 列出本文的负群时延电路与已发表文献中 电路的性能对比结果,相比于其他电路,本文的负群 时延电路最大的优势在于更低的电路损耗.

表 3 本文电路与文献电路性能对比

 Table 3
 Performance comparison between the literature

circuits and the proposed circuit						
电路	f∕GHz	群时延/ns	S_{21}/dB	S_{11}/dB		
文献[16]	2.3	-2.59	-4.1	-11		
文献[17]	1.57	-8.75	-20.5	-32		
文献[18]	2.14	-7.27	-7.43	-19		
本文	1.017	-2.46	-2.1	-13		

3 结论

本文研究了"波峰"形状的分布式无源拓扑结构的负群时延电路设计方法.该"波峰"形状的拓扑结构主要有微带传输线、耦合线以及T形连接器构成.可以证明,这种简单的分布式电路具有带通负群时延功能.本文还建立了整体电路拓扑的S矩阵的解析公式,从插入损耗表达式可以推导出群时延表达式.

带通负群时延功能可通过设计和加工"波峰"形 状微带负群时延电路来验证.理论计算、电路仿真与 实测的 *S* 参数以及群时延表现出了较好的一致性. 实测结果表明:本文提出负群时延电路在中心频率1 GHz 附近呈现出大约-2.46 ns 的负群时延值,插入 损耗约为-2.1 dB,反射系数约为-13 dB.与已有的 负群时延电路^[16-18]相比,本文提出的负群时延电路 具有低的插入损耗.

参考文献

References

- Weiss A, Weinstein E. Fundamental limitations in passive time-delay estimation. Part I: narrow-band systems [J].
 IEEE Transactions on Acoustics, Speech, and Signal Processing, 1983, 31(2):472-486
- [2] Heffner B L. Accurate, automated measurement of differential group delay dispersion and principal state variation using Jones matrix eigenanalysis [J]. IEEE Photonics Technology Letters, 1993, 5(7):814-817
- [3] Groenewold G.Noise and group delay in active filters[J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2007, 54(7):1471-1480
- [4] Gao D S, Yang A T, Kang S M. Modeling and simulation of interconnection delays and crosstalks in high-speed integrated circuits [J]. IEEE Transactions on Circuits and Systems, 1990, 37(1):1-9
- [5] Liu W C, Wei T C, Huang Y S, et al. All-digital synchronization for SC/OFDM mode of IEEE 802. 15. 3c and IEEE 802. 11ad [J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2017, 62(2):545-553
- [6] Žiska P, Laipert M. Analog group delay equalizers design based on evolutionary algorithm [J]. Radioengineering, 2006, 15(1):1-5
- [7] Ahn K P, Ishikawa R, Honjo K. Group delay equalized UWB InGaP/GaAs HBT MMIC amplifier using negative group delay circuits[J].IEEE Transactions on Microwave Theory and Techniques, 2009, 57(9):2139-2147
- [8] Brillouin L. Wave propagation and group velocity [M]. Massachusetts: Academic Press, 1960
- [9] Chu S, Wong S. Linear pulse propagation in an absorbing medium[J].Phys Rev Lett, 1982, 48(11):738-741
- [10] Lucyszyn S, Robertson I. Analog reflection topology building blocks for adaptive microwave signal processing

Journal of Nanjing University of Information Science and Technology (Natural Science Edition), 2020, 12(1): 127-134

applications[J].IEEE Transactions on Microwave Theory and Techniques, 1995, 43(3):601-611

- [11] Broomfield C D, Everard J K A.Broadband negative group delay networks for compensation of microwave oscillators and filters [J]. Electronics Letters, 2000, 36 (23): 1931-1933
- [12] Mitchell M W, Chiao R Y. Negative group delay and "fronts" in a causal system: an experiment with very low frequency bandpass amplifiers [J]. Physics Letters A, 1997, A230(3/4):133-138
- [13] Kitano M S, Nakanishi T, Sugiyama K. Negative group delay and superluminal propagation: an electronic circuit approach [J]. IEEE Journal on Selected Topics in Quantum Electronics, 2003, 9(1):43-51
- [14] Wan F Y, Li N D, Ravelo B, et al. The design method of the active negative group delay circuits based on a microwave amplifier and an RL-series network [J]. IEEE Access, 2018, 6:33849-33858
- [15] Wan F Y, Li N D, Ravelo B, et al. Time-domain experimentation of NGD active RC-network cell [J]. IEEE

Transactions on Circuits and Systems II: Express Briefs, 2019,66(4):562-566

- [16] Wan F Y, Li N D, RaveloB, et al. S-parameter model of three parallel interconnect lines generating negative group-delay effect [J]. IEEE Access, 2018, 6: 57152-57159
- [17] Shao T, Wang Z, Fang S, et al. A compact transmissionline self-matched negative group delay microwave circuit [J].IEEE Access, 2017, 5:22836-22843
- [18] Chaudhary G, Jeong Y. Low signal-attenuation negative group-delay network topologies using coupled lines [J].
 IEEE Transactions on Microwave Theory and Techniques, 2014, 62(10):2316-2324
- [19] Ravelo B.Negative group-delay phenomenon analysis with distributed parallel interconnect line [J]. IEEE Transactions on Electromagnetic Compatibility, 2016, 58 (2):573-580
- [20] Ravelo B. Theory of coupled line coupler-based negative group delay microwave circuit [J]. IEEE Transactions on Microwave Theory and Techniques, 2016, 64:3604-3611

Study on waveshape low loss negative group delay microwave circuit

Blaise Ravelo¹ LI Ningdong¹ WAN Fayu¹ GE Junxiang¹

1 School of Electronic and Information Engineering, Nanjing University of Information Science and Technology, Nanjing 210044

Abstract In this study, we proposed a low-loss microwave negative group delay circuit with a waveshape. The proposed circuit is composed mainly of four identical microstrip transmission lines, two identical coupled microstrip lines, and a T-shaped connector. After describing the equivalent circuit topology, the S-parameter model and the negative group delay formula of the circuit were derived using microwave circuit theory. The circuit structure was optimized using ADS simulation, and the fabrication and measurement were carried out. Test results showed that at a center frequency of 1.017 GHz, the maximum group delay of the circuit was -2.46 ns, the insertion loss was -2.1 dB, and the reflection loss was -13 dB. The measured results were in good agreement with results from both simulations and theoretical calculations.

Key words low loss; negative group delay; coupled microstrip line; S parameter

附录

正文中 I 和 h 值如下所示:

$$\begin{cases} I_{1}(\omega) = \frac{l_{1}(\omega)l_{2}(\omega) - l_{2}(\omega)l_{4}(\omega)}{l_{3}(\omega) - l_{2}(\omega)l_{6}(\omega)}, \\ I_{2}(\omega) = \frac{l_{1}(\omega)l_{6}(\omega) - l_{3}(\omega)l_{4}(\omega)}{l_{2}(\omega)l_{6}(\omega) - l_{3}(\omega)l_{4}(\omega)}, \\ I_{3}(\omega) = \left\{ \frac{2}{3} - \frac{l_{1}(\omega)l_{6}(\omega) - l_{3}(\omega)l_{4}(\omega)}{3[l_{2}(\omega)l_{6}(\omega) - l_{3}(\omega)l_{6}(\omega)]} - \frac{2[l_{1}(\omega)l_{5}(\omega) - l_{2}(\omega)l_{4}(\omega)]}{3[l_{2}(\omega)l_{6}(\omega) - l_{3}(\omega)l_{6}(\omega)]} \right\}, \\ I_{1}(\omega) = \left\{ \frac{2}{3} + \frac{2[l_{1}(\omega)l_{6}(\omega) - l_{3}(\omega)l_{4}(\omega)]}{3[l_{2}(\omega)l_{6}(\omega) - l_{3}(\omega)l_{5}(\omega)]} + \frac{l_{1}(\omega)l_{5}(\omega) - l_{2}(\omega)l_{4}(\omega)}{3[l_{2}(\omega)l_{6}(\omega) - l_{3}(\omega)l_{5}(\omega)]} \right\}, \\ I_{1}(\omega) = \left\{ \frac{2}{3} + \frac{2[l_{1}(\omega)l_{6}(\omega) - l_{3}(\omega)l_{6}(\omega)]}{3[l_{2}(\omega)l_{6}(\omega) - l_{3}(\omega)l_{5}(\omega)]} + \frac{l_{1}(\omega)l_{5}(\omega) - l_{2}(\omega)l_{4}(\omega)}{3[l_{2}(\omega)l_{6}(\omega) - l_{3}(\omega)l_{5}(\omega)]} \right\}, \\ I_{1}(\omega) = \left\{ \frac{2}{3} + \frac{2[l_{1}(\omega)l_{6}(\omega) - \frac{2}{3}h_{5}(\omega)]}{9h_{5}(\omega) - \frac{2}{3}h_{5}(\omega)}, \\ I_{2}(\omega) = h_{1}(\omega) - \frac{2}{3}h_{5}(\omega) - \frac{2}{9}h_{5}(\omega), \\ I_{3}(\omega) = \frac{2}{9}h_{1}(\omega) + \frac{1}{3}h_{3}(\omega) + \frac{2}{9}h_{6}(\omega) - \frac{2}{3}h_{2}(\omega), \\ I_{4}(\omega) = \frac{2}{3}h_{7}(\omega) + \frac{4}{9}h_{3}(\omega) - \frac{2}{9}h_{6}(\omega), \\ I_{5}(\omega) = \frac{1}{3}h_{5}(\omega) + \frac{1}{3}h_{7}(\omega) + \frac{2}{9}h_{6}(\omega) + \frac{2}{3}h_{4}(\omega) - \frac{1}{9}h_{6}(\omega), \\ I_{4}(\omega) = \frac{2}{3}h_{7}(\omega) - \frac{4}{9}h_{3}(\omega) + h_{8}(\omega) - \frac{2}{3}h_{4}(\omega) - \frac{1}{9}h_{6}(\omega), \\ I_{5}(\omega) = (x_{1}(\omega) - kx_{1}(\omega))/(ak_{1}), y_{2}(\omega) = (x_{2}(\omega) + kx_{6}(\omega))/(ak_{1}), \\ I_{5}(\omega) = (x_{1}(\omega) - kx_{1}(\omega))/(ak_{1}), y_{2}(\omega) = (x_{1}(\omega) + kx_{6}(\omega))/(ak_{1}), \\ I_{5}(\omega) = (x_{1}(\omega) - (k^{2}x_{1}(\omega) + kx_{6}(\omega))/(ak_{1}), \\ I_{5}(\omega) = (x_{1}(\omega) - (k^{2}x_{1}(\omega) - kx_{1}(\omega))/(ak_{1}), \\ I_{5}(\omega) = (x_{1}(\omega) - (k^{2}x_{1}(\omega) -$$